

Лекции по курсу

Микропроцессоры в САУ

Преподаватель: Мысловский Эдуард Викентьевич

Кафедра: ИУ4

Лекция №1,2

29.09.06 г

Литература.

1. « Микропроцессоры. Курс и упражнения» Р. Л. Токхайм
2. Motorola MC68000. Книга о семействе.

Будем изучать работу микропроцессора (МП) на примере советского КР580ВМ80А.

Он скопирован с Intel 8080.

В 1945 году фон Нейман – вычислительное устройство должно состоять из:

1. Блок управления.
2. АЛУ.
3. Память.
4. Устройство ввода/вывода.

В 1975 году появился процессор 8080. 18 000 транзисторов, 5 мкм технология, частота 2 МГц, 8 разрядный.

В 1976 году появился процессор 8086. Появилась новая единица измерения скорости выполнения операций – MIPS (million operation per second). 0.33 MIPS . 16 разрядный и 32 разрядный.

В 1978 году появился первый ПК.

Второе поколение. В 1982 году появился процессор 80286. 134 000 транзисторов. 1.5 мкм технология. 8 МГц. 16 разрядный.

Третье поколение. В 1985 году появился процессор DX386. В 1988 году появился процессор SX386.

Четвёртое поколение. DX486. DX и SX определяют организацию шины. SL486 (появился спящий режим)

Пятое поколение. 1993 год. Pentium, P5.

Год	Модель	Число транзисторов, тыс.	Технология, мкм	Частота, МГц	Разрядность	MIPS	Питание, В
1975	8080	18	5	2	8		12
1976	8086	29	3	5	16/32	0.33	5
1982	80286	134	1.5	8	16	1.2	5
1985	DX386	275	1.5	16	16	6	5
1988	SX386	275	1.5	16	16	6	5
	DX486	1200	1	20	16/32	20	3.3
	SL486	1200	1	20	16/32	20	3.3
1993	P5	3100	0.8	100			
		3300	0.5, 0.35				

Появились CISC и RISC процессоры (CISC – процессор с полным набором команд, RISC – процессор с ограниченным набором команд).

Центральный процессор (АЛУ с блоком управления) реализуется микропроцессором.

Микропроцессоры:

- Синхронные – все команды одинаковой длины.
- Асинхронные – команды разной длины (выполняется за несколько тактов).

Короткие команды выполняются за 1 такт, при конвейерной системе возможно выполнение нескольких команд.

Микропроцессор (МП) – программно управляемое устройство, предназначенное для обработки цифровой информации и управлением процессами этой обработки, выполненное в виде одной или нескольких микросхем с высокой степенью интеграции электронных компонентов.

Совокупность МП и других ИС (интегральных схем) совместимых по конструкторско-технологическому исполнению, предназначенных для совместного применения называется микропроцессорным комплектом (МПК).

Микропроцессорная система (МПС) - управляющая информационная или специализированная цифровая система, построенная на базе МП или микроЭВМ, включающая в себя средства связи с объектом управления или с пользователем.

Аппаратные средства МПС – микропроцессорные средства, схемы сопряжения с обслуживаемым объектом (интерфейсы), имеющие некоторую конструктивную базу и соединенные по какой-то схеме.

Программные средства – последовательность команд, программ или совокупность программ размещённых на средствах носителей информации и реализующих требуемый алгоритм её (МПС) функционирования.

Однокристалльные (ОЭВМ) – МПС, реализованные в одном кристалле, выполняющие основные функции управления и сопряжения с объектами.

Классификация и основные параметры.

Параметры БИС (большая интегральная схема):

1. Тип корпуса.
2. Количество источников питания.
3. Требования к синхронизации.
4. Мощность рассеяния.
5. Температурный диапазон.
6. Быстродействие.
7. Уровни сигналов.
8. Возможность наращивания.
9. Нагрузочная способность и т.д.

Как функциональное устройство МП характеризуется:

1. Формат обрабатываемых данных.
2. Количество, тип и гибкость системы команд.
3. Методы адресации данных.
4. Число внутренних регистров.
5. Средства прерывания.
6. Построение системы ввода/вывода и т.д.

Как устройство управления МП состоит из трёх частей:

1. Операционная(преобразование данных) – АЛУ.
2. Управляющая (обработка данных по программе).
3. Интерфейсная (связь с внешними устройствами).

Первые две части характеризуются разрядностью, системой команд, системой прерывания. Третья часть определяется разрядностью и возможностью подключения других частей системы

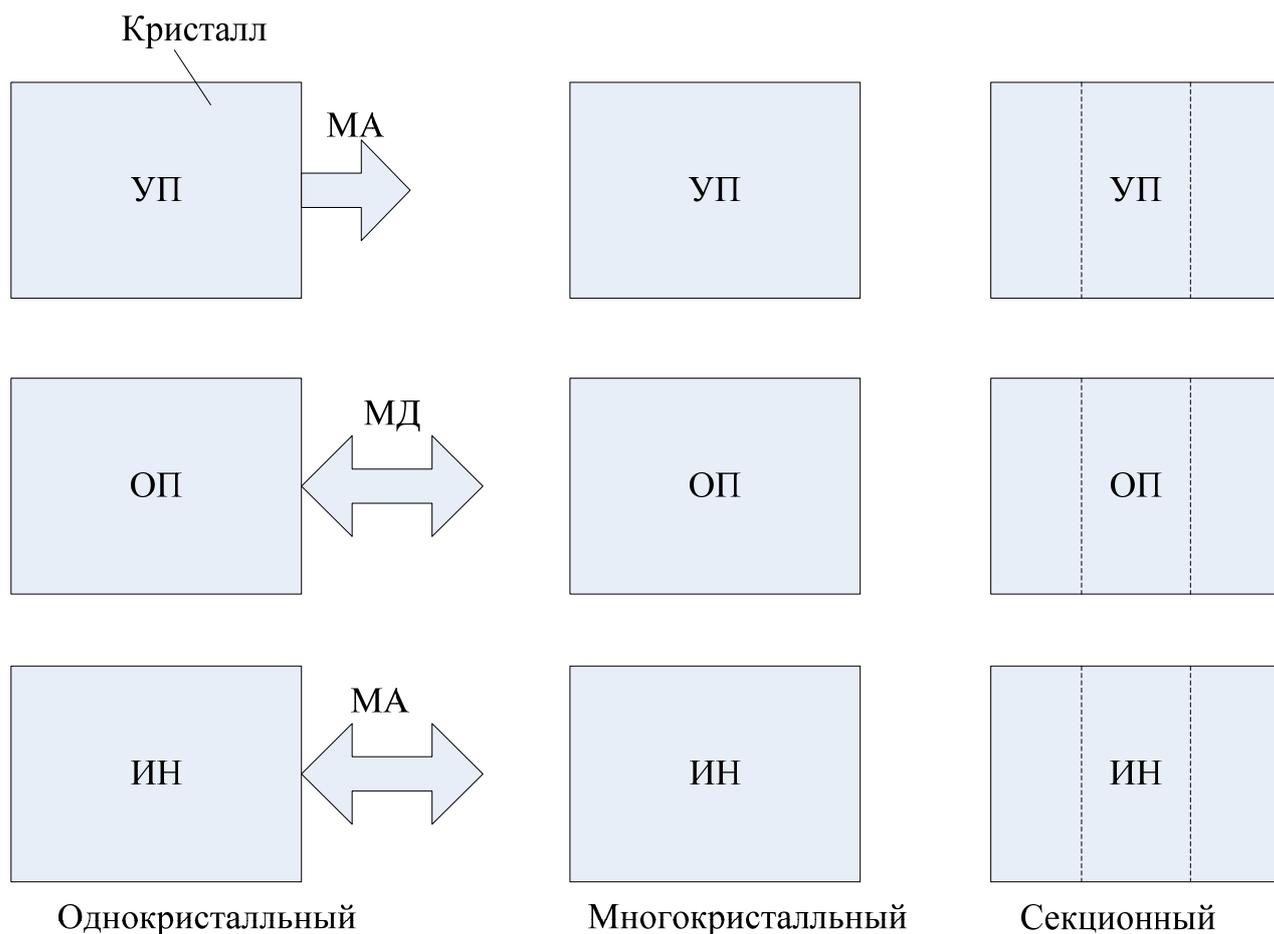


Рисунок 1.1 Микропроцессор как устройство управления.

Если все три части собраны в одном кристалле – это однокристалльный МП. Если в разных – многокристалльный МП. Бывают многокристалльные секционированные.

По назначению:

1. Универсальные.
2. Специализированные.

По виду обрабатываемых данных:

1. Цифровые.
2. Аналоговые.

По виду временной синхронизации:

1. Синхронные – начало и конец каждой операции задаётся устройством управления и не зависит от вида команд и величины операндов.
2. Асинхронные – начало последующей операции определяется по окончанию предыдущей.

По организации МПС:

1. Одномагистральные – все устройства системы имеют один интерфейс и подключены к единой магистрали, по которой передаются коды данных, адресов, управляющих сигналов.
2. Многомагистральные – одновременно передаются данные, адреса, управляющие сигналы.

По виду системы команд:

1. МП с жёстким набором команд – каждая команда не может быть разделена на более простые операции и система команд не может быть изменена программным способом.
2. МП с микропрограммированием – система команд может быть модифицирована за счёт изменения последовательности микропрограмм, из которых формируется команда МП.

Обозначение серии	Наименование ЦПЭ	Технология	Количество поддержки	Разрядность, бит	Тактовая частота, МГц	Напряжение питания, В	Потребляемая мощность, мВт
K580	KP580BM80A	НМОК	18	8	2.5	-5, +5, +12	700
K584	K584BM1	И ² Л	4	4п	0.5	+5	750
K588	K588BC1	КМОП	21	16п	0.8	+5	1000
K589	K589ИК02	ТТЛШ	31	2п	10	+5	850
K1800	K1800BC1	ЭСЛ	10	4п	36	-5, -2, +2	400
K1802	K1802BC1	ТТЛШ	13	8п	8	+5	800

Лекция №3

06.10.06 г

Архитектура – организация самого устройства.

Контроллер – устройство управления объектами. Они не имеют развитой периферии, но имеют устройства сопряжения с объектами управления и контроля.

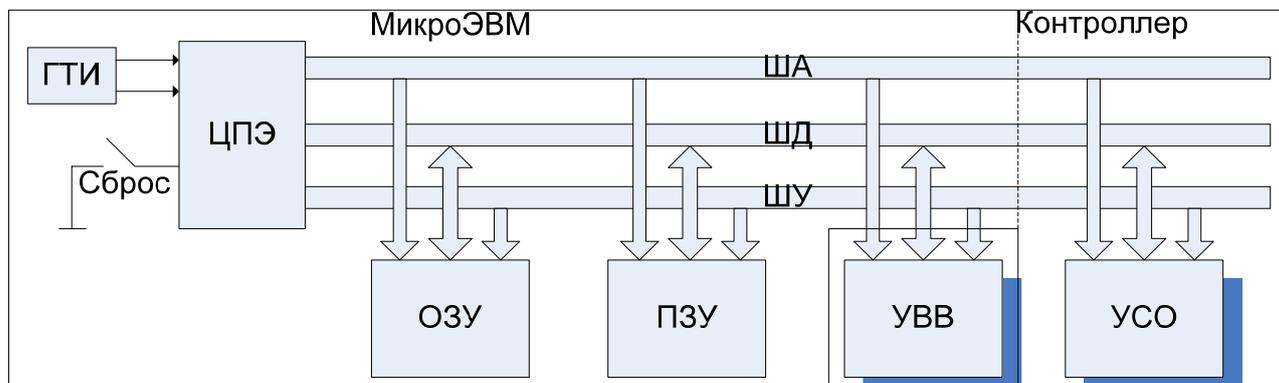


Рис. 3.1

В памяти размещена программа работы МПС в виде набора команд. Программа расположена в ячейках памяти с определённым адресом.

Процессор начинает работу с первой ячейки.

При выборе процессора важна система распределения памяти. Для процессора 580 ячейки памяти от 000 до FFF. Промежуточные результаты записываются в стек. У 580 процессора 8 разрядная шина адреса. Теоретически к нему можно подключить 256 устройств. Из них 8 – активные, остальные – пассивные. Активные устройства имеют приоритеты.

Совокупность шины адреса, шины данных и шины управления называются внутренней магистралью МПС.

Шина может быть одно/двунаправленной. Например, шина адреса однонаправленная, шина данных двунаправленная. Шина для связи с внешними устройствами – интерфейсы.

Порядок работы:

1. Начало работы рассчитывается от момента отпускания кнопки Reset. Процессор сбрасывается. Процессор выдаёт на шину адреса адрес ячейки ПЗУ, в которой хранится первая команда для выполнения. Как правило, это нулевой адрес.
2. По шине управления выдаётся сигнал считывания с ПЗУ. По шине данных код первой команды попадает в МП.
3. Команда дешифруется процессором. Начинается выполнение этой команды.
4. Поведение системы зависит от вида выполняемой команды:

- a. Команда не требует обмена с внешним устройством или памятью. Состояние шины не меняется и команда выполняется в самом микропроцессоре.
 - b. Команда требует обмена с внешними устройствами или с памятью. На шину адреса выдаётся адрес устройства ВВ или памяти с которыми МП должен связаться. Затем на шину управления подаётся сигнал чтения/записи и по шине данных происходит обмен между МП и периферийным блоком.
5. На шину адреса выдаётся адрес следующей команды и весь процесс повторяется.

Принципы управления операциями.

Построение системы управления МП осуществляется двумя принципами:

1. Схемный.
2. Микропрограммный.

1. Схемный принцип. Для каждой операции МП создаётся своё устройство управления. Команда, поступающая в МП дешифруется и подаётся на отдельное устройство управления, которое осуществляет обработку информации в соответствии с логикой команды.

Преимущество такого построения – простота программирования операций.

Недостатки: относительно низкое быстродействие, большой размер кристалла, невозможность изменения системы команд МП. Количество управляющих схем равно количеству команд. Например Intel 8086, 386, Pentium.

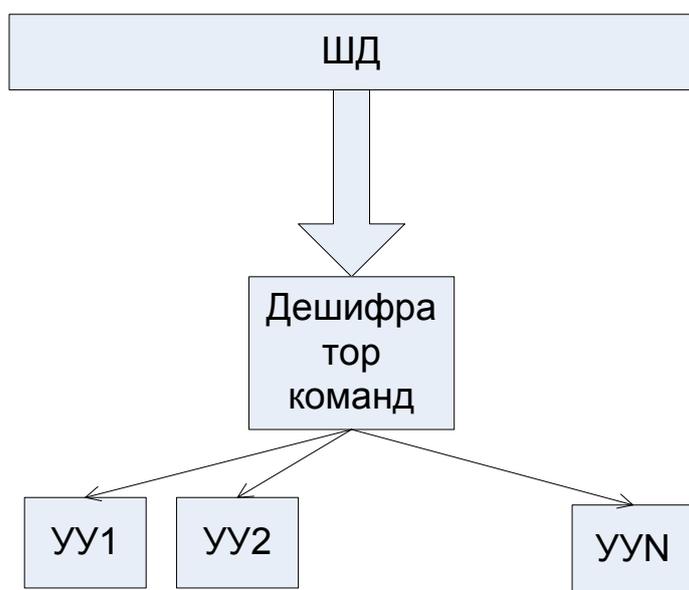


Рис. 3.2

2. Микропрограммный принцип. Используются специальные регистры управляющего слова (РУС). Управляющее слово (УС) подаётся в РУС из специальной управляемой памяти, в очередной такт работы МП в РУС выдаётся специальное слово, которое инициирует

управляющие цепи. УС составляет часть микрокоманды т.е. элементарную операцию на один тактовый интервал.

Группа микрокоманд, выполняющих определённые действия, образует микропрограмму. Они хранятся в специальной управляющей памяти. Когда из оперативной памяти поступает команда на выполнение определённой операции, в управляющей памяти ищется соответствующая микропрограмма, она последовательно считывается и управляющие слова помещаются в РУС. Блок микропрограммного управления (БМУ) находит соответствующую микропрограмму. Он может быть выполнен в виде отдельной БИС или нескольких ИС.

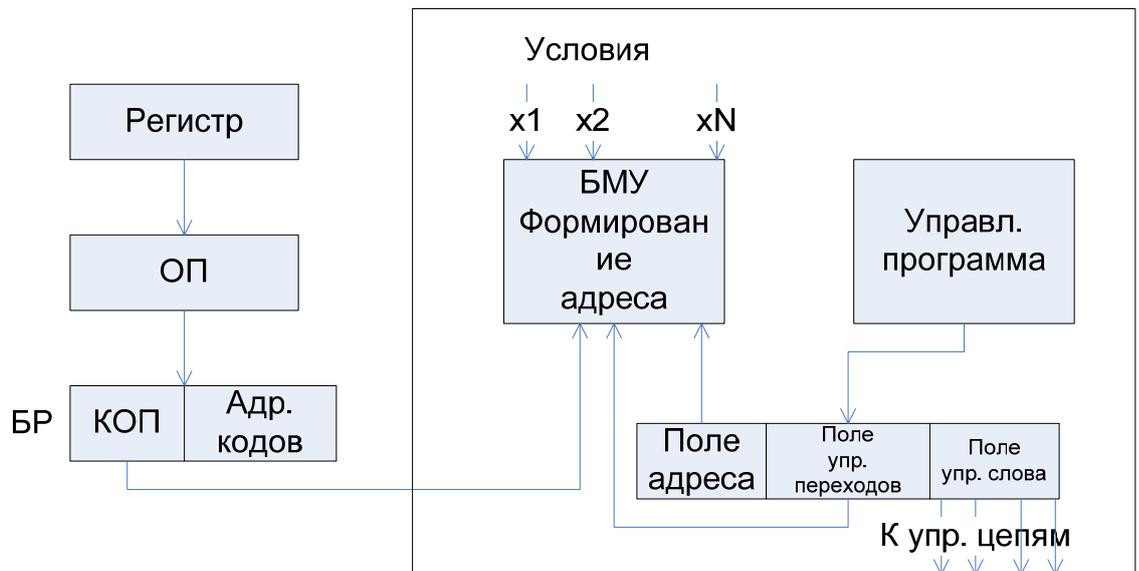


Рис. 3.3. Регистр микрокоманд

КОП - код операции.

БР – буферный регистр.

! У старосты описание лаб.

Лекция №4

19.10.06 г

Из оперативной памяти считывается очередная команда на выполнение определенной операции. В буферном регистре (БР) содержится код операции, который определяет необходимость выполнения команды и правую часть, где могут быть операнды, условия перехода и др. Из БР КОП поступает в БМУ, который формирует последовательность микрокоманд, соответствующих данной операции. В простейшем случае КОП может содержать адрес первой ячейки управляющей памяти (УП), в которой содержится первая микрокоманда операции. Считанная из УП микрокоманда (МК) поступает в регистр микрокоманд (РМК).

Микрокоманда кроме управляющего слова содержит дополнительные разряды: поле адреса ячейки УП, в которой содержится следующая команда микрооперации; поле управляющих переходов (например, условные переходы).

РМК может иметь от 13 до 40 разрядов.

Существует несколько способов сокращения длины микрокоманды. Они сводятся к дополнительному дешифрованию отдельных разрядов РМК и формированию управляющих сигналов, а также выделение опознавательного поля МК и т.п.

Такой вид сжатия длины МК называется горизонтальным программированием. При вертикальном программировании МК имеет структуру команды, т.е. содержит код операции и адресную часть.

Архитектура микропроцессоров.

Это их логическая организация, определяемая возможностями МП по аппаратной или программной реализации функций, необходимых для построения микроЭВМ или управляющих устройств.

Архитектура зависит от способа выполнения операций:

1. С полным набором команд.
2. Микропрограммный.
3. Микропрограммный с наращиванием.

Микропроцессор КР580ВМ80А (I8080).

Микропроцессор с жёсткой системой команд.

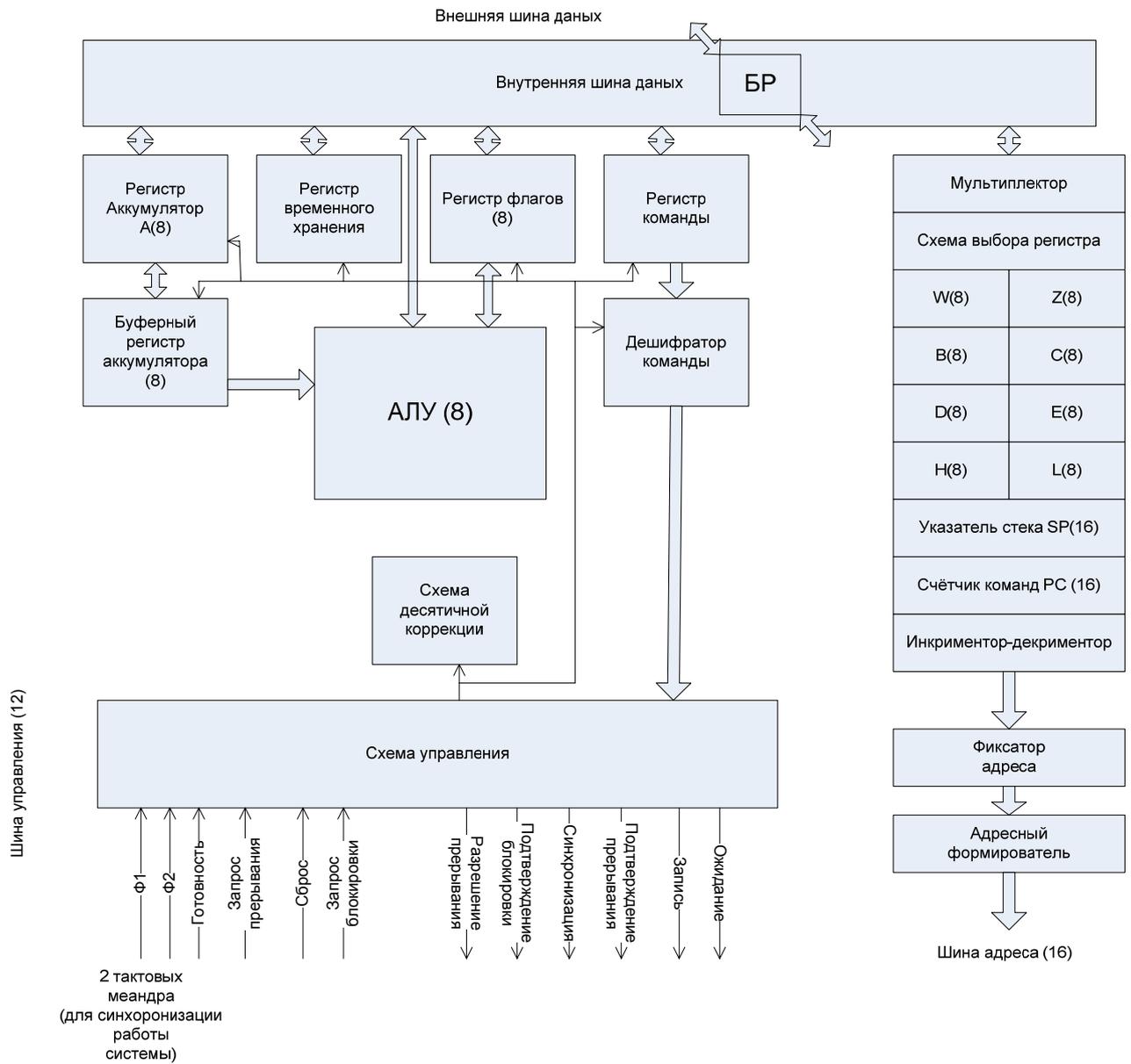


Рис. 4.1. Архитектура МП KP580BM80A

В скобках указана разрядность.

Все восьмиразрядные регистры общего назначения, доступные программисту, (регистры РОН) кодируются тремя двоичными разрядами.

B	000
C	001
D	010
E	011
H	100
L	101
A	111

М	110
---	-----

М – не регистр, а признак, что надо обратиться к памяти.

Регистры специального назначения:

Счётчик команд, указатель стека, регистр флагов, регистр временного хранения.

Аккумулятор – главный регистр, связанный напрямую с АЛУ.

Регистры В,С,D,E,H,L могут связываться в пары для хранения 16 битных данных.

Данный МП может работать в двоично-десятичном коде с помощью схемы десятичной коррекции (прибавление 4, если шестнадцатеричная цифра больше 9). Двоично-десятичный код: две шестнадцатеричных тетрады (по 3 бита), с десятичными цифрами.

Результат арифметических или логических операций анализируется и некоторые признаки фиксируются в специальном регистре флагов.

F	7	6	5	4	3	2	1	0
	S	Z	0	AC	0	P	1	C

Разряд T_S (sigma - знак) – устанавливается в 1, если знак результата отрицательный.

Этот МП также может работать с 7 разрядными числами со знаками (старший разряд – знак).

Разряд T_Z – устанавливается в 1, если результат операции нулевой. Используется для счётчика.

Разряд T_{AC} – устанавливается в 1, если произошло переполнение младшей тетрады.

Разряд T_P – устанавливается в 1, если в результате число единиц чётное. Для устранения ошибок проверкой на чётность.

Разряд T_C – признак переполнения аккумулятора. Чтобы не потерять старший разряд.

Разряды регистров флажков используются для выполнения условных переходов, арифметических операций и т.д.

Счётчик команд. При начальном запуске МП в счётчик автоматически записывается 0000 в шестнадцатеричной записи. При выполнении каждой операции в него автоматически записывается через инкрементор: 1, 2 или 3 в зависимости от типа операции. Информация со счётчика через фиксатор адреса и адресный формирователь поступает на внешнюю шину адреса для выборки соответствующей ячейки оперативной памяти. Число ячеек памяти, которые может адресовать данный процессор - $2^{16}=64$ кБ.

Принцип работы МП.

Процессор с фиксированным набором команд. Для обеспечения функционирования необходимо подавать двухфазную последовательность тактирующих импульсов уровня МОП (логическая единица = 12 В).

Расстояние между передними фронтами Φ_1 – такт работы МП. Обозначаются T_1, T_2, T_3, T_4, T_5 и группируются в циклы M_1, M_2 по 3-5 тактов, а каждая команда содержит от 1 до 5 циклов.

Таким образом МП - асинхронный.

В 580 процессоре существует 10 различных типов машинных циклов. M_1 – с него начинается каждая команда – извлечение кода команды. M_2 – чтение данных из памяти. M_3 – запись данных в память. M_4 – извлечение данных из стека. M_5 – запись данных в стек. M_6 – ввод данных из внешнего устройства. M_7 – вывод данных во внешнее устройство. M_8 – цикл обслуживания прерывания. M_9 – останов. M_{10} – обслуживание прерывания в режиме останова.

Лекция №5

20.10.06 г

Такт 1. Выдача на ША содержимого счётчика команд, а на ШД слова состояния процессора.

Такт 2. Проверяется состояние входного сигнала готовности т.е. готовность внешнего устройства к обмену данными. При отсутствии готовности МП переходит к специальному такту ожидания и повторяет его до тех пор пока не появится сигнал готовности.

Такт 3. Из оперативной памяти принимается команда и дешифруется.

Такт 4. Команда выполняется.

Если команда предполагает обращение за данными к оперативной памяти или устройству ввода/вывода (УВВ), то требуются дополнительные такты.

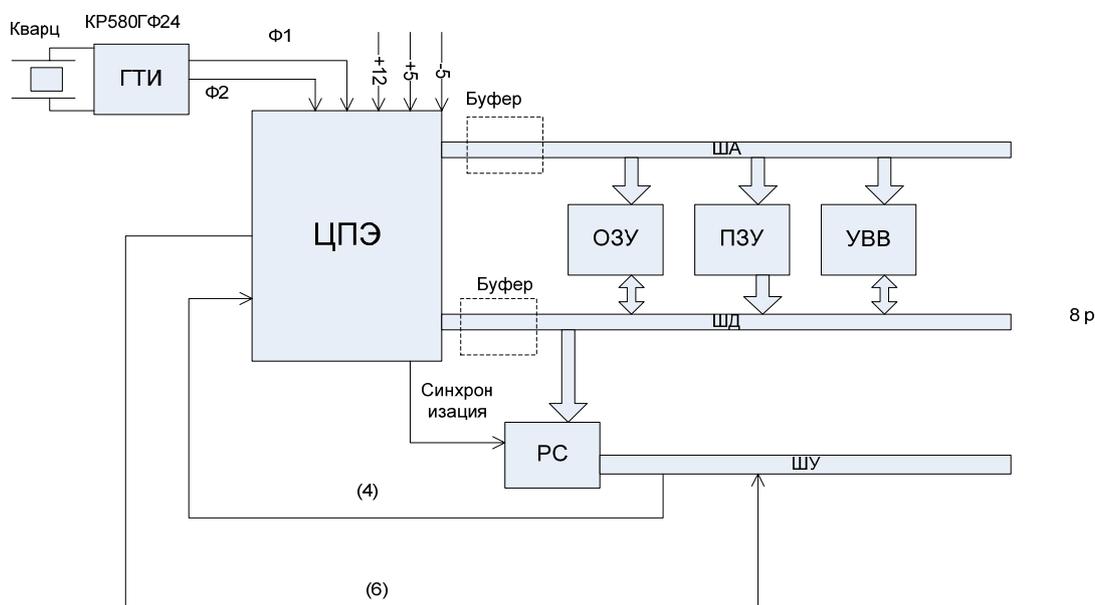


Рис. 5.1

РС – регистр состояний. ГТИ – генератор тактовых импульсов.

Одновременно на шину выставляется содержимое регистра состояний (РС), которое запоминается на весь цикл работы РС.

Каждый разряд РС несёт информацию о состоянии процессора.

D7	D6	D5	D4	D3	D2	D1	D0
----	----	----	----	----	----	----	----

Разряд D₀ (INTA) устанавливается в 1 при подтверждении прерывания основной программы.

Разряд D₁ (WO) устанавливается в 0 при необходимости вывести через ШД информацию в память или в УВВ и устанавливается в 1, если необходимо принять информацию из памяти или УВВ.

Разряд D_2 (STACK) устанавливается в 1, если на ША присутствует содержимое указателя стека.

Разряд D_3 (HLTA) устанавливается в 1 при подтверждении останова МП.

Разряд D_4 (OUT) устанавливается в 1, если на ША находится адрес устройства вывода.

Разряд D_5 (M1) устанавливается в 1, когда МП находится в начале первого цикла команды M1.

Разряд D_6 (INS) устанавливается в 1, если на ША находится адрес устройства ввода.

Разряд D_7 (MEMR) устанавливается в 1, если ШД будет использоваться для чтения данных из памяти.

Таким образом на РС выдаётся информация, какие операции будут выполняться в цикле.

РС дешифрует слово состояния и выдаёт на ШУ командные сигналы для внешних устройств.

На МП и из него поступают сигналы управления:

Готово (входной сигнал) – внешнее устройство готово принять информацию.

Ожидание (выходной сигнал) – МП находится в тактах T_w (такты ожидания), ожидая готовности внешнего устройства.

Прерывание (входной сигнал) – сигнал запроса на обслуживание внешнего устройства и прерывание работы.

Подтверждение прерывания (выходной сигнал) – МП принял сигнал прерывания и приступил к обслуживанию устройства.

Сброс (входной сигнал) – сигнал начала работы МП.

Синхронизация (выходной сигнал) – сигнал синхронизации регистра состояния.

Блокировка (входной сигнал) – сигнал запроса активного внешнего устройства на прямой доступ к памяти.

Подтверждение блокировки (выходной сигнал) – МП готов отключиться от ШД и ША.

ШД на ввод (выходной сигнал) – сигнал показывает, что в цикле ШД будет использоваться для ввода данных.

Запись (выходной сигнал) – сигнал показывает, что в цикле будет осуществляться запись в память или УВВ.

Таким образом в течении циклов M1-M3 из памяти считывается код команды, дешифруется и выполняется.

Организация стека в МПС.

Стек – специально организованные регистры или ячейки памяти, в которых хранятся промежуточные результаты вычислений. Отличие стековой организации заключается в том, что доступ в регистр или в ячейку памяти открыт только сверху стека.

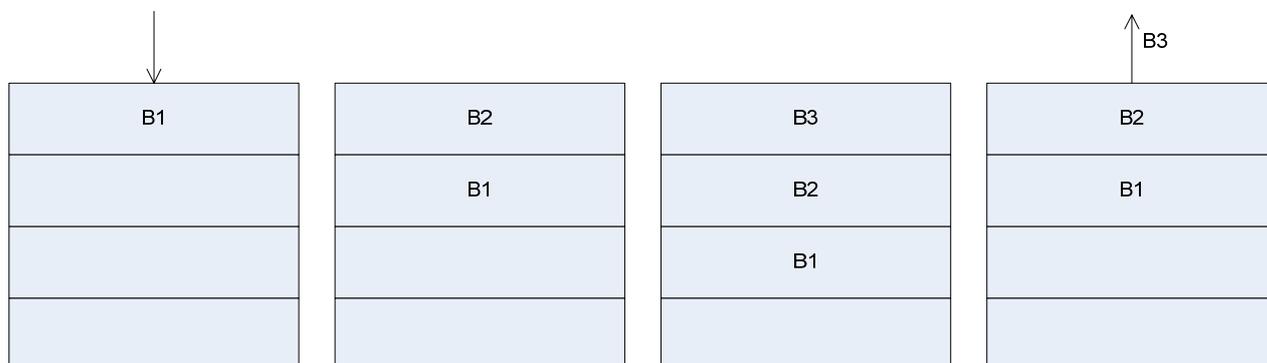


Рис. 5.2 Работа стека.

Стек может быть внутри МП и использоваться только как временная память или программно организован внутри внешней памяти.

Адреса ячеек стека формируют указатель стека. Это 16 разрядный регистр, который выдаёт очередной ячейки стека для записи и считывания информации.

При очередном обращении к стеку указатель стека увеличивается/ уменьшается на 1, открывая доступ к верхней ячейке.

Организация прерываний.

Одна из основных функций МП – обмен данными в УВВ. Может быть организован по разному, в зависимости от вида УВВ и параметров процессора.

Существует 3 способа:

1. Программный.
2. По прерыванию.
3. По прямому доступу к памяти.

1. Программный.

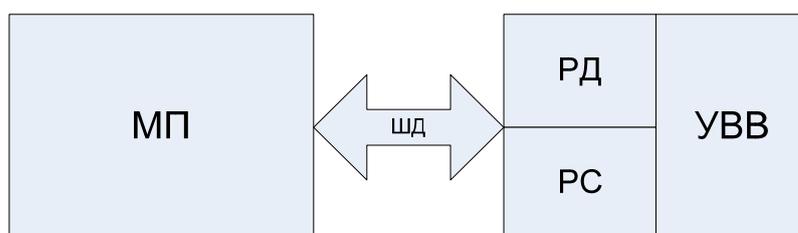


Рис. 5.3 Программная организация прерываний.

Обмен производится только по ШД. Регистр, состояний показывает, в каком состоянии находятся УВВ. В составе регистра должен быть 1 бит показывающий готовность УВВ к обмену.

2. Обмен по прерыванию.

Поддерживаемая МС КР580ВН59 – программируемый контроллер прерываний. В МПС могут находиться устройства, информация с которых должна поступить незамедлительно как только она готова. Т.е. это устройство не может ждать пока МП обратится к нему. Оно должно сообщить МП о готовности к обмену. По этому сигналу МП прерывает свою работу и обслуживает это устройство.

Устройство выдаёт сигнал прерывания INT и выставляет на ШД свой номер (Например INT 20). МП находит в ПЗУ программу и обслуживает устройство. Данные из процессора записываются в стек и переходит на обслуживание устройства. После обслуживания внешнее устройство подаст сигнал сброс прерывания, МП из стека вернёт информацию и продолжит работу.

580 процессор может обслужить 256 внешних устройств, из них 8 может быть активными. Они неравнозначны, им присвоены приоритеты. При использовании специального БИС контроллера прерываний число устройств может быть увеличено до 64.

3. Прямой доступ к памяти.

Есть специальная МС КР580ВТ57 – четырёхканальный программируемый контроллер ПДП. Режим ПДП используется для обслуживания быстродействующих внешних устройств, которые должны записать/ считать из памяти большие массивы информации. Контроллер выдаёт сигнал блокировка на МП, означающий готовность ПДП.

МП отключается от остальной МПС и переводит буферы ШД в 3 состояние с высоким входным импедансом. Он перестаёт принимать и передавать данные и адрес и управление передаётся контроллеру ПДП по сигналу подтверждения блокировки. После окончания обмена данными сигнал блокировка снимается и управление передаётся опять МП.

Форматы данных и команд.

Команды на выполнение определённых операций хранятся в оперативной памяти в виде 8 разрядных слов в соседних ячейках.

Сами данные всегда восьмиразрядные. Младший бит D_0 , старший D_7 . Байт данных можно условно разделить на 2 полубайта (тетрады). Каждый полубайт при написании программы представляется шестнадцатеричным числом.

1	1	1	0	0	1	1	1
E				7			

E7H. Где H –идентификатор шестнадцатеричной записи.

Лекция №6, 7

27.10.06 г

Запись команды.

При использовании восьмиричных чисел неудобно использовать 8 разрядов. Удобно использовать 16 разрядную шину. С D0 по D14 разбиваются на триады.

D15															D0
Знак															
- 1															
+ 0															

Правила программирования.

Карта памяти в 580 процессоре:

0000	07FF	0800	0AFF	0B00	
Область реакции на прерывания		ОЗУ		ПЗУ	

На лабораторных работах в 580 процессоре стек не оформлен. Под него надо выделять память в ОЗУ.

В любом процессоре есть программа-монитор, которая обнуляет регистры и сбрасывает указатель команд (в 580 процессоре на лабораторных указатель выставляется на адрес 0800).

В ОЗУ можно хранить данные и промежуточные результаты.

В области ПЗУ хранится основная программа работы МПС. Туда нельзя записать информацию.

В области прерывания записаны программы внешних устройств.

При начальном запуске выборка команд на исполнение начинается с нулевого адреса. Как правило ПЗУ занимает начальные адреса памяти или используются аппаратные средства для искусственного «переноса» области ПЗУ.

Порядок программирования:

1. Начиная программирование необходимо учитывать карту памяти конкретного МПС.

2. Составляется укрупнённая структурная схем алгоритма. Для этого переходят от словесного описания задачи к схематической записи необходимых действий.

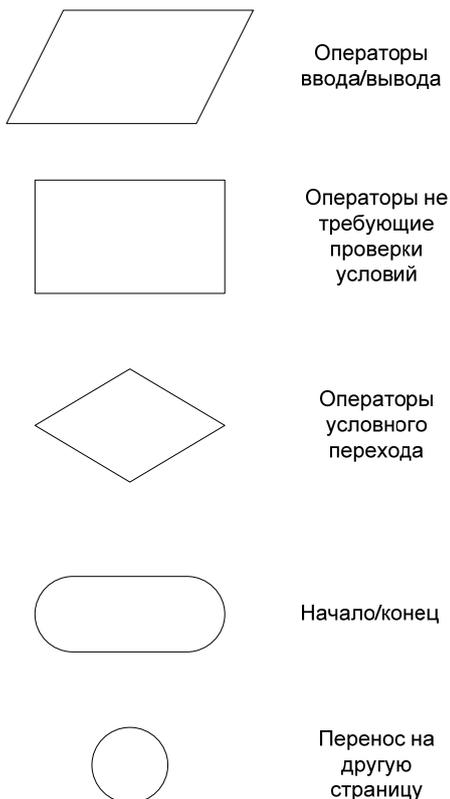


Рис. 6.1 Элементы структурной схемы.

3. На основании укрупнённой схемы составляется подробная схема алгоритма в описании операций. Например, $A \leftarrow A + B$ - сложение с числом в регистре B и запись результатов в аккумулятор. Перед составлением этой схемы необходимо распределить ресурсы МПС для решения конкретной задачи, т.е. условиться какие регистры и ячейки памяти будут содержать параметры и переменные, и с какого адреса будет начинаться программа.
4. После написания подробной схемы можно приступать к написанию программы. Каждый оператор структурной схемы заменяется соответствующей командой МП. В общем случае она может содержать несколько операндов. Сначала программу составляют в символическом виде. Каждая группа команд имеет своё символическое название – мнемонику. Операторы структурной схемы заменяют мнемоникой. Адреса переходов также записывают в символическом виде, приписывая им цифро-буквенные метки. Такая запись программы – ассемблерная. После проверки правильности составления программы проводится реассемблирование, т.е. замена каждой мнемоники на код операции (машинный код), а каждой метки – конкретным адресом. Переменным присваивается двоичное или шестнадцатеричное значение.

5. Ассемблерная программа записывается таблицу. В первом столбце – шестнадцатиричный адрес команды. Во втором – машинный код операции (1..3 байта). В третьем - количество байт в команде. В четвёртом – количество тактов, за которое выполняется команда (если указано 11/17 – значит 17 тактов при обращении к внешней памяти и 11 тактов при обращении к внутренним регистрам). Третий и четвёртый столбцы – учебные. В пятом столбце – метка. Это любое сочетание цифр и букв (не более 6 символов). Начинается буквой, заканчивается двоеточием. В шестом столбце – мнемоника каждой команды и необходимые операнды в символическом шестнадцатиричном, двоичном или десятичном виде. В седьмом – комментарий. Комментарий отделяется «;».

Адрес	Код	Кол. байт	Кол. тактов	Метка	Мнемоника	Комментарии
-------	-----	-----------	-------------	-------	-----------	-------------

Суммируя количество тактов и умножая на длительность такта (для 580 – это 0.5 мкс), получаем время выполнения программы.

Пример. Программа умножения двух восьмиразрядных чисел без знака.

Процессор умеет только складывать. Все задачи сводятся, с помощью численных методов, к сложению.

Вычитание выполняется с помощью двоичного дополнительного кода (инвертирование вычитаемого, прибавляет к нему единицу) и сложения с уменьшаемым. Чтобы перемножить два числа, надо сложить число некоторое число раз.

Умножение в столбик:

$$\begin{array}{r}
 x1011 \\
 1101 \\
 \hline
 1011 \\
 1011 \\
 1011 \\
 \hline
 10001111
 \end{array}$$

При умножении двоичных чисел надо иметь регистр удвоенной длины. Двоичная арифметика также позволяет умножать слева и сдвигать направо. При умножении надо просто запомнить множимое и прибавлять его, учитывая сдвиг.

Решение.

В регистр удвоенной длины будем записывать очередное частичное произведение. Затем этот регистр сдвигаем его влево. Если очередной разряд множителя не нулевой, то сложим содержимое регистра с множимым. Если не нулевой, то сложение не производим. Анализ множителя будем производить со старшего разряда (с левой стороны).

Упрощенная блок схема:



Рис. 6.2 Упрощённая схема.

На основании укрупнённой схемы необходимо распределить ресурсы. Пусть множимое содержится в регистре E, множимое в A, результат в паре регистров HL. Необходимо создать счётчик разрядов, для которых частичные произведения уже сформированы. В данном случае в счётчик сначала помещается число 8, т.е. количество

разрядов в множителе. После каждого цикла вычитаем из него по 1. В качестве счётчика используем В. При составлении подробного алгоритма используем некоторые упрощения:

$A \leftarrow B$ - пересылка из В в А.

$A \leftarrow \text{Сд. Л. } A$ - сдвиг А влево.

Блок схема программы в описаниях операций (все записи в шестнадцетиричном виде):

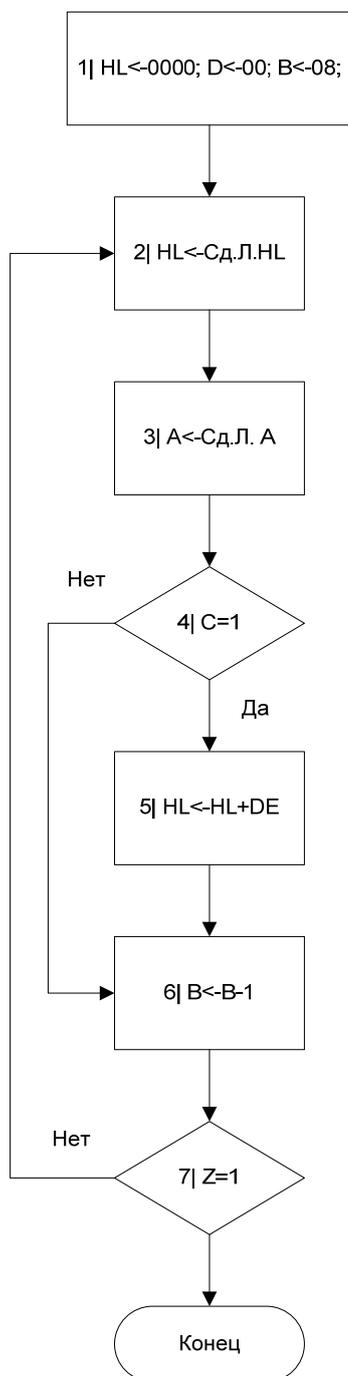


Рис.6.3 Блок схема в описаниях операций.

Сдвиг влево может осуществляться либо через флаг С ($C \leftarrow D7$), либо нет ($D0 \leftarrow D7$).

Операция сложения проводится только с числами одинаковой длины.

Адрес	Код	Кол. байт	Кол. тактов	Метка	Мнемоника	Комментарии
0800	210000	3	10	Нач:	LXI H 0000	;Обнуление HL
0803	1600	2	7		MVI D 00	;Обнуление D
0805	0608	2	7		MVI B 08	;Загрузка счётчика
0807	29	1	10	M1:	DAT H	;Сдвиг HL влево на 1 разряд
0808	07	1	4		RLC	;Сдвиг A влево через C
0809	D20008	3	10		JNC M2	;Условный переход по C=1 на метку Z
080C	19	1	10		DAD D	;Суммирование HL и DE
080D	05	1	5	M2:	DCR B	;Выч. 1 из B
080E	C20708	3	10		JNZ M1	;Если в счётчике не 0, то на M1
0811	C9	1	10		RET	;Возврат

$$t_{\text{МАКС}} = \Sigma t = 10 + 7 + 7 + 8(10 + 4 + 10 + 10 + 5 + 10) + 10 = 426 \text{ тактов} = 213 \text{ с}$$

Команда DAT - операция не сдвига а сложения. В 580 процессоре нет операции сдвига шестнадцатиразрядного слова. Есть операция сдвига восьмиразрядного слова и сдвиг производится в основном в аккумуляторе. Если надо сдвинуть HL, то надо его младший байт записать в аккумулятор, сдвинуть в аккумуляторе, проверить флаг C и вернуть L. Затем послать H в аккумулятор, прибавить C и сдвинуть. И вернуть обратно в H. Двоичное число можно сдвинуть влево умножив на 2 или сложив с самим собой. При делении нужно сохранить остаток от деления – сдвинуть вправо через C.

Для подсчёта машинного времени нужно подсчитать количество тактов: сначала такты не в цикле, затем число тактов в цикле, умноженное на количество циклов для наихудшего случая.

При использовании меток надо менять местами старший и младший байты адреса!

Основные классы команд.

- Команды пересылки информации.
- Операции инкремента/декремента.
- Команды сдвига информации.
- Безадресные операции.
- Команды ввода/вывода.
- Команды выполнения арифметических операций.
- Команды выполнения логических операций.
- Команды управления.

- Специальные команды.

Команды пересылки информации.

Выполняется обмен информацией между узлами и устройствами МП или микроЭВМ.

Команда пересылки между регистрами: MOV R1,R2 (R1,R2 – регистры общего назначения и аккумулятор). Описание: R2->R1 – пересылка из R2 в R1. Например, MOV D,C – код 51.

Команда SPHL – HL пересылается в указатель стека SP. HL->SP.

MVI R1, D8 – D8 пересылается в R1. D8 – восьмиразрядное двоичное число. В первом байте содержится КОП, во втором – число.

LXI Z, D16 – D16 пересылается в пару регистров Z (BC, DE, HL). Команда трёхбайтовая: КОП, шестнадцатиразрядное двоичное число.

MOV M, R – пересылка из R в M (признак того, что мы обращаемся к памяти).

Информация записывается в ячейку памяти с адресом из HL. Косвенная адресация.

MOV R,M – M[(HL)]->R. Запись в ячейку с адресом из HL.

LDAX Z – содержимое ячейки памяти, адрес которой находится в паре регистров Z (BC, DE, HL), пересылается в аккумулятор. M[(Z)]->A.

STAX Z – обратная операция.

Команды инкремента/декремента.

Это команды увеличения/уменьшения содержимого регистра на 1.

INR R – INR A = A<-A+1 (A=A+1)

DCR R – вычитание 1.

INX Z, DCX Z – то же для пары регистров.

Команды сдвига информации.

RLC – сдвиг влево во флажок и перенос старшего бита в младший.

RAL – сдвиг через флажок C.

Сдвиг вправо – деление на 2. Сдвиг влево – умножение на 2.

Команды ввода/вывода.

IN N. N – восьмиразрядный адрес внешнего устройства.

OUT N

Команды выполнения арифметических и логических операций.

ADD R. Сложение $A=A+R$, где R – регистр общего назначения.

ADC R. $A=A+R+C$. C – флаг. Нужна при сложении двух шестнадцатиразрядных чисел, для учёта сложения младших байт.

SUB R. $A=A-R$.

SBB R. $A=A-R-C$.

ADI D8. $A=A+D8$

Логические операции.

Логическое умножение, сложение, сложение по модулю 2(И, ИЛИ, искл. ИЛИ).

Операции сравнения: CMP R – сравнение содержимого аккумулятора с регистром.

Это вычитание, но результат не записывается в аккумулятор. Если $A < R$, то во флаге $S=1$.

Если $A=R$, то $Z=1$.

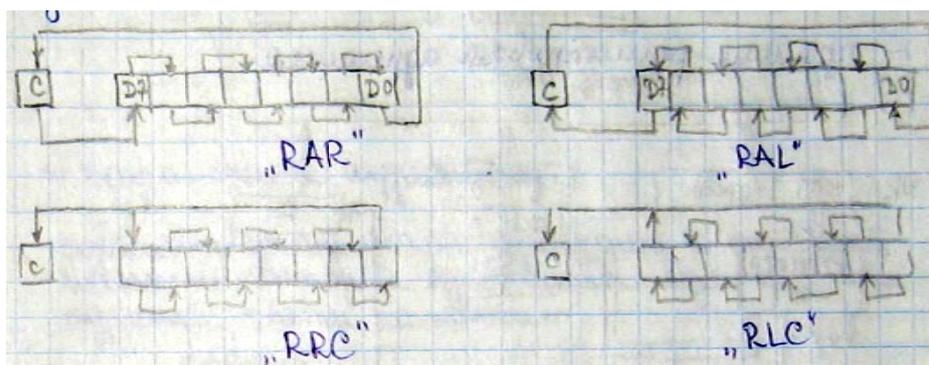
Сдвиги циклические.

Рис. 8.1 Сдвиги циклические.

Сдвиги используются для определения знака числа со знаком. Или, если нужно переименовать один бит, то сдвигаем его в С. Инвертируем и сдвигаем обратно. Сдвиги выполняются только в аккумуляторе.

Команды ввода вывода.

IN и OUT.

Команды обращения к подпрограммам.

Используются для упрощения организации, вызова подпрограммы и возврата в подпрограмму.

Специальные команды.

С их помощью осуществляется останов, холостые операции.

СМА – инвертирование аккумулятора.

СМС – инвертирование флага С.

СТС – занесение 1 в С.

При работе со стеком его верхний адрес заносится в HL и используются команды:

PUSH – запись двух байт в стек.

POP – извлечение двух байт из стека.

Эти байты будут располагаться в ячейках SP-1, SP-2 при записи. А при извлечении указатель стека увеличится на 2.

Способы формирования адресов.

1. Прямая адресация.

Например, надо переслать содержимое аккумулятора в ячейку памяти: STA 35F7H. Содержимое А запишется в ячейку памяти 35F7. H – идентификатор шестнадцатиричной записи.

10D – десятичное число, 10B – двоичное число.

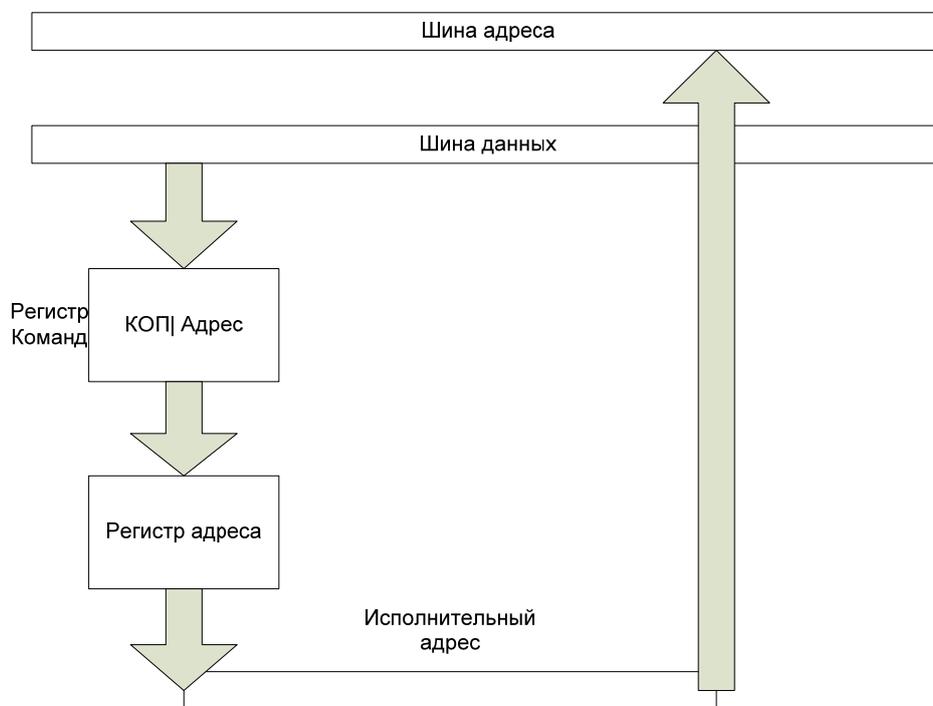


Рис. 8.2

Существует разновидность – регистровая адресация.

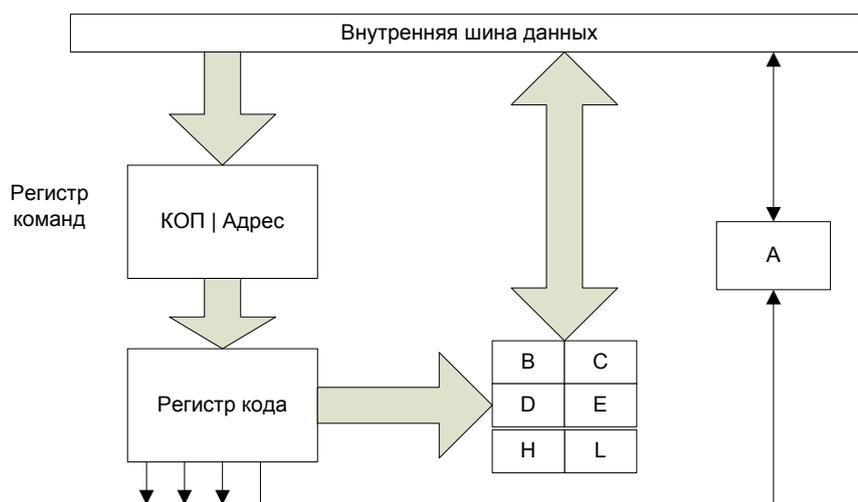


Рис. 8.3 Прямая регистровая адресация.

Нет выхода на адресную шину, т.е. обмен информацией идёт по шине данных. Адресная часть после дешифрации попадает в регистр команд (мультиплексор выбора регистров).

Например, команда MOV A,D. По коду операции и регистров производится пересылка информации по шине данных производится пересылка данных из регистра D в регистр A.

2. Косвенная регистровая адресация.

MOV A, M. Где M – ячейка памяти, адрес которой лежит в HL. M – признак того, что адрес надо взять в HL.

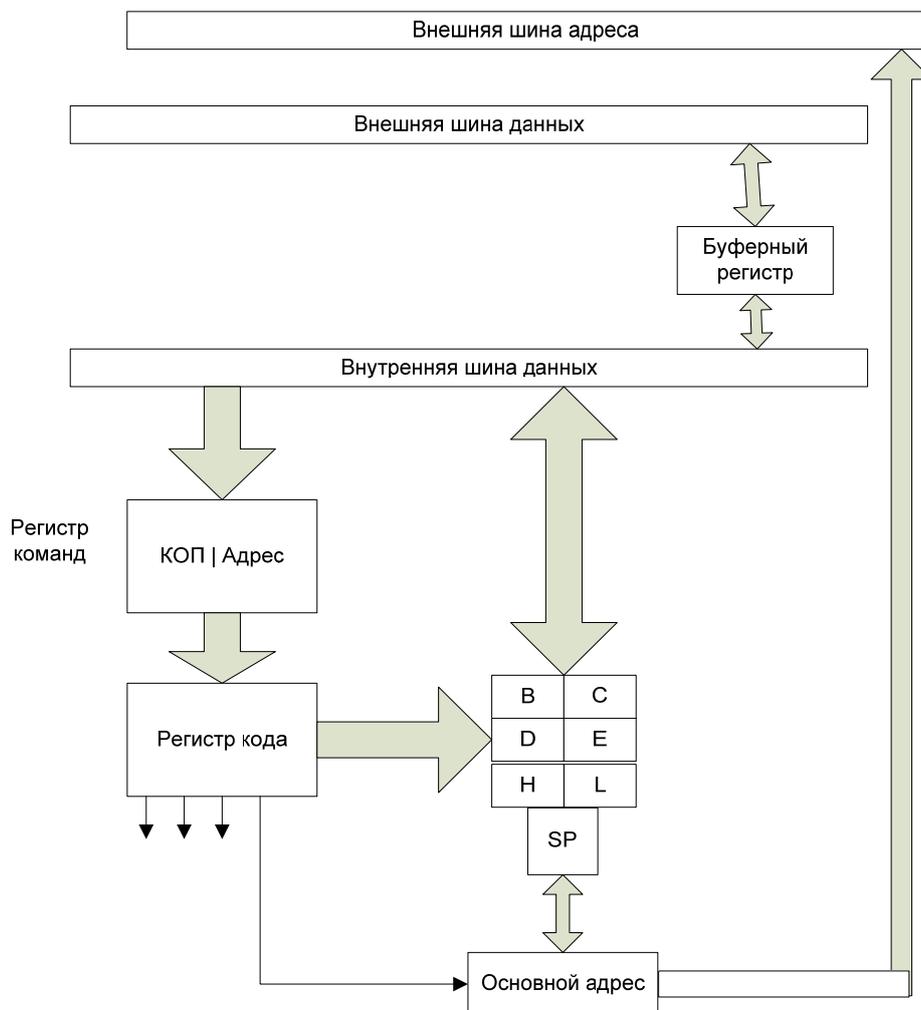


Рис. 8.4 Косвенная регистровая адресация.

Со временем набор регистров стал кэш-памятью. Обращение к ней идёт без выхода во внешние шины.

3. Адресация с использованием промежуточного регистра SP (указателя стека).

Схема такая же как при косвенной регистровой адресации, но вместо регистров общего назначения используется SP.

4. Непосредственная адресация. Прямая адресация - когда в самой команде записан адрес, а непосредственная, когда в команде записан второй операнд (первый – в аккумуляторе).

Например MVI A, D8

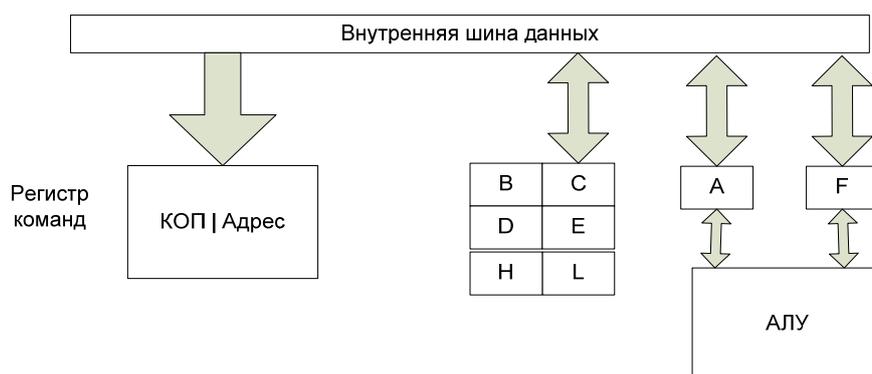


Рис. 8.5 Непосредственная адресация.

В адресной части регистра команд находится D8. АЛУ подключен через аккумулятор и F (регистр флагов).

Другие виды адресации (в 580 процессоре не реализованы).

5. Страничная адресация.

Позволяет организовать обращение к памяти, ёмкость которой превышает возможности адресной части команды (в 580 – два байта).

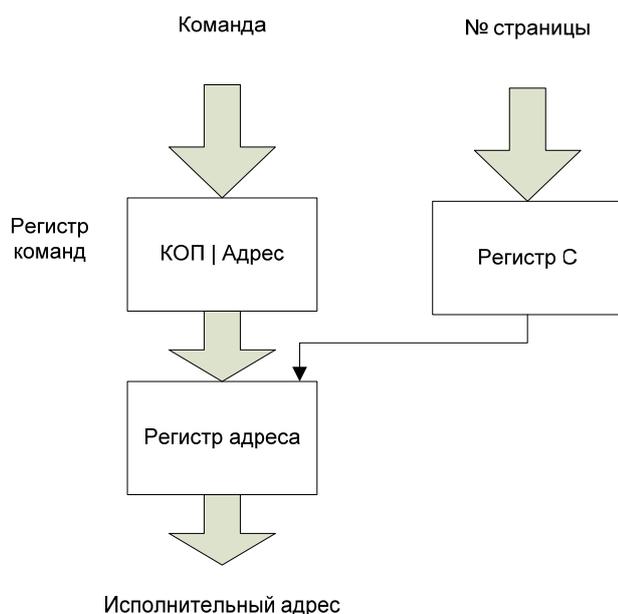


Рис. 8.6 Страничная адресация.

В 580 процессоре перед регистром адреса есть формирователь адреса (нет на рисунке, но он предполагается). Прежде, чем регистр выставится на шину адреса, он должен появиться на регистре адреса, с которого на шину адреса поступает регистр адреса.

В 580 можно организовать такую адресацию программным способом. Надо выделить регистр под счётчик страниц.

6. Индексная адресация.

Исполнительный адрес формируется путём сложения адресной части команды с содержимым специального регистра – индексного.

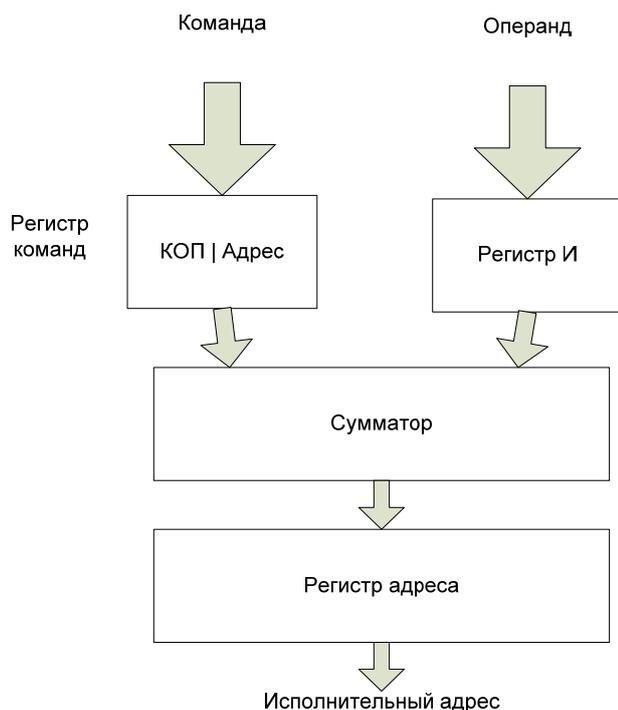


Рис. 8.7 Индексная адресация.

Команды с индексной адресацией позволяют упростить составление программ в циклических вычислительных процессах при обработке массивов данных. Также используется модификация когда исполнительный адрес попадает в индексный регистр. Индексный регистр можно использовать при сложении двух матриц. В индексный регистр заносится разница между началами складываемых массивов. Тогда первый операнд берётся из первого массива, а второй автоматически из второго. Тогда проще работать с адресами.

7. Относительная адресация.

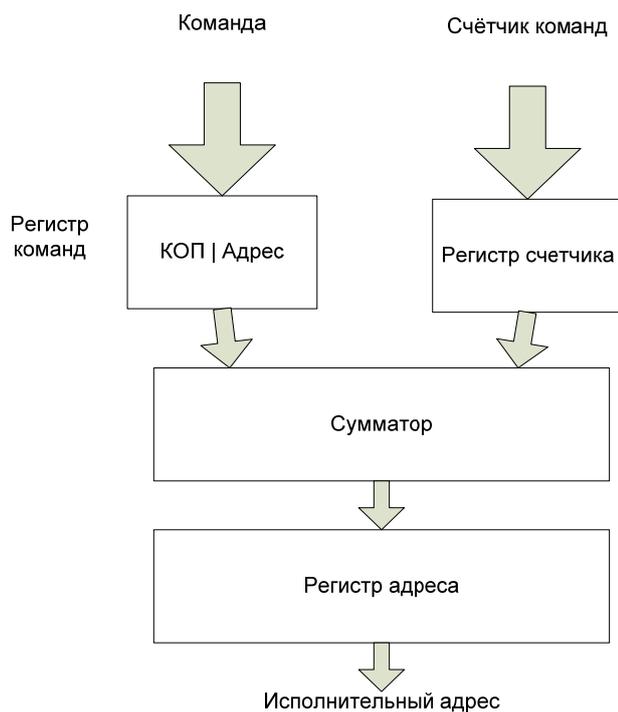


Рис. 8.8 Относительная адресация.

Процессор выставляет на шину данных исполнительный адрес. Данный метод удобен при организации передач управления из одной программы на другую, т.к. не требует задания полного адреса и перемещения программы в памяти.

Архитектура микропроцессора с микропрограммированием (RISC).

Блок микропрограммного управления по микрокоманде обращается в управляющую память и находит там микропрограмму (набор микрокоманд) для выполнения данной операции. Далее из управляющей памяти выходит на регистр микрокоманд (длиной до 40 бит). В нём есть поле управляющего слова, от которого идут линии к мультиплексору. По управляющему слову собирается схема, выполняющая команду.

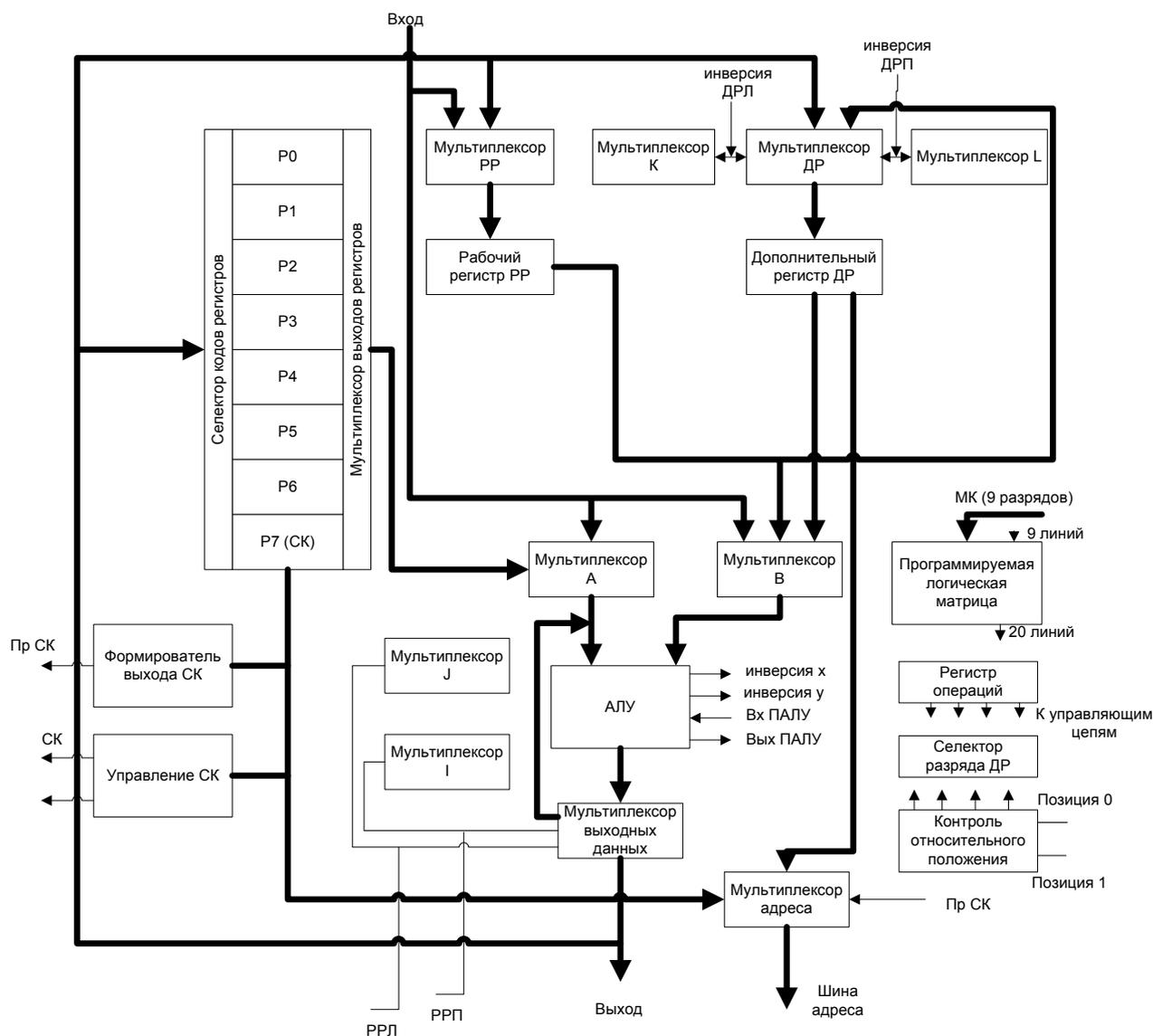


Рис. 8.9 Архитектура процессора с микропрограммированием.

Регистр операций=регистр управляющего слова.

Как правило, такие процессоры малоразрядные. Поэтому предусмотрено их объединение в блоки, что усложняет их архитектуру. Такие процессоры можно использовать для управления станками с ЧПУ.

Для соединения в блоки используются 4 линии: инвертированное X, инвертированное Y, вход ПАЛУ (переполнение АЛУ), выход ПАЛУ.

ДРП, ДРЛ – сдвиг вправо/влево дополнительного регистра.

РРЛ, РРП – тоже для рабочего регистра.

Селектор кодов регистров выполняет дешифровку и выбор регистров.

Пр СК – приоритет.

Лекция №9

03.11.06 г

Рассмотрим на примере K584BM1. Это четырёх разрядная секция, выполненную по технологии И2Л. Состоит из 4 частей. Предназначен для выполнения 8 арифметических и 8 логических операций.

РОН – регистры от 0 до 7. Седьмой регистр используется в качестве счётчика команд и работает в программном режиме. В процессе операции содержимое R7 передаётся в блок управления СК, где увеличивается на 1 или 2 и возвращается в R7.

Аккумуляторные регистры – рабочий регистр и дополнительный регистр (четырёх разрядные). В них с помощью мультиплексоров РР и ДР записываются данные либо со входа либо из РОН. Выходы этих регистров через мультиплексоры А и В подаются на вход АЛУ. С помощью мультиплексоров I, J, K, L содержимое регистров можно сдвинуть вправо/влево на 1 разряд. Тогда из этих регистров выдвигаются соответственно проинвертированные разряды ДРП и ДРЛ, РРП и РРЛ. Они могут служить признаками при условных переходах. Мультиплексоры А и В также участвуют в передаче информации из АЛУ и регистров РР и ДР на выход.

Мультиплексор адреса управляется сигналом приоритет СК (Пр СК). Если Пр СК =1, то на шину адреса подаётся содержимое счётчика команд, иначе подаётся содержимое регистра РР, а в некоторых операциях – содержимое ДР.

Контроль относительного положения используется для идентификации местоположения ЦПЭ в многоразрядных системах. Если данная БИС является младшей, то на вход ПОЗ 0 (позиция 0) подаётся 1, а на вход ПОЗ 1 – 0. Для средних БИС: ПОЗ 0=0, ПОЗ 1=0. Для старшей БИС ПОЗ 0 – 0 или 1, ПОЗ 1=1. Таким образом ЦПЭ узнаёт своё место в системе и, при переполнении, вырабатываются правильные сигналы перехода информации из одной БИС в другую.

ПЛМ – программируемая логическая матрица.

ЦПЭ управляется 9 разрядными микрокомандами. Т.к. управляющих цепей больше 9, то команда, после преобразования в матрице попадает в регистр управляющего слова. Матрица выполняет роль дешифратора и из 9 разрядов делает 20 бит регистра управляющего слова.

Каждый бит управляющего слова подключён к соответствующему мультиплексору и вначале первого такта первого цикла работы (команда выполняется за определённое количество тактов и определённое количество циклов) в регистра управляющего слова передаётся управляющее слово, и, с помощью линий связи с мультиплексорами,

Форматы команд и способы адресации.

Формат данных, которые обрабатывает процессор зависит от его разрядности. Для системы, построенной на секционированных процессорах, формат данных зависит от числа БИС.

Иногда слово данных разделяют на части. Например, 1 байт на 2 полубайта. Каждый полубайт удобно записывать шестнадцатиричной цифрой.

Иногда шестнадцатиразрядные данные разделяют на тройки разрядов и записывают их в восьмеричном виде. Бит D15 является при этом знаковым.

В памяти двух- и трёхбайтовые команды хранятся рядом. Байты данных и адресов записываются так: сначала младший байт, потом старший.

Формат команд шестнадцатиразрядных МП, как правило, не меняется по длине в зависимости от типа команды. Однако безадресный тип команды содержит только код операции. Одноадресный содержит код операции и способ адресации, а также код регистра. Трёхадресный (двухадресного нет) содержит код операции, способы адресации, коды приёмного и передающего регистра.

D15																D0
Код операции (КОП)																
														Способ переноса	Код регистра	
Код операции										Приёмник						
						Способ адресации			Код регистра					Способ переноса	Код регистра	
Код операции				Источник				Приёмник								

Формат команды секционированного МП зависит не только от разрядности ЦПЭ, но и от способа управления операциями. Также на формат влияют условные переходы. Поэтому такая микрокоманда имеет от 20 до 37 разрядов.

K584BM1 имеет 9 разрядов, которые подразделяются на 3 поля. «0» поле, которое определяет КОП в АЛУ, «D» поле, которое определяет тип операции ЦПЭ и «S» поле, которое указывает трёхразрядный код РОИ.

03	02	01	00	D1	D0	S2	S1	S0
«0» поле				«D» поле		«S» поле		

Лекция №10, 11

10.10.06 г

Запоминающие устройства и их основные характеристики.

Требуется чтобы при выключенном питании программа работы МПС сохранялась. Для этого применяют ПЗУ. Для хранения промежуточных результатов и программ пользователя используется ОЗУ.

Все запоминающие устройства выполняются в виде БИС высокой степени интеграции, выполненных по различной технологии.

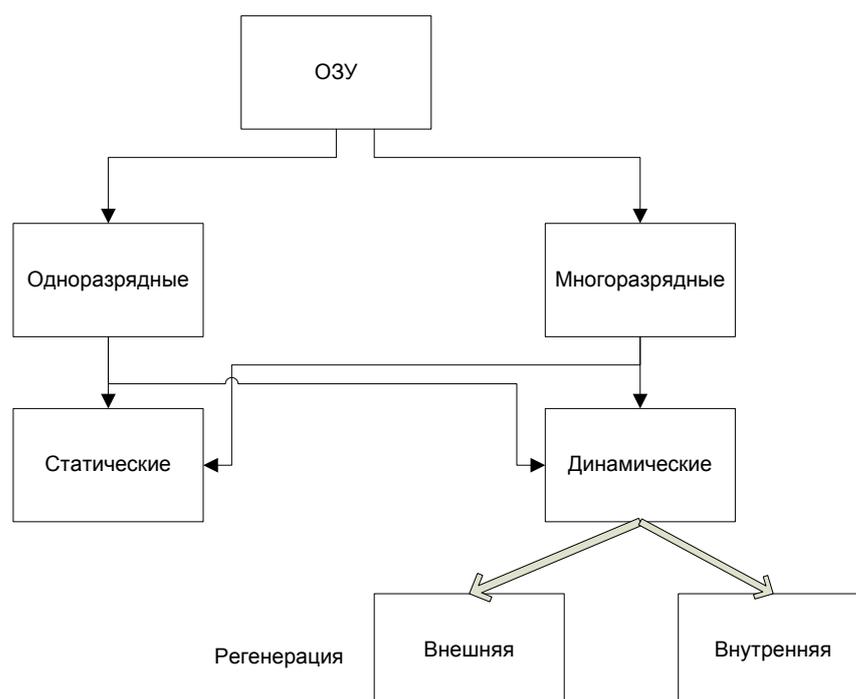
Оперативные запоминающие устройства.

Рис. 10.1 Оперативные запоминающие устройства.

Системы ОЗУ могут представлять собой небольшое число ячеек, встроенных в сам кристалл МП. Они называются РОН или СОЗУ. Теперь они выродились в кэш-память.

Если микроЭВМ конструктивно выполнено в виде одноплатной, то БИС ОЗУ размещаются непосредственно на плате и их ёмкость не может быть слишком большой. Большой объём достигается при выполнении ОЗУ отдельной платой. Память ограничивается шириной шины адреса процессора.

Наибольшую ёмкость имеют ЗУ, которые выполняются в виде отдельных блоков памяти.

БИС ОЗУ могут иметь различную структуру, т.е. количество разрядов числа, которые могут одновременно записываться и считываться из БИС.

1024x1 – значит, что микросхема имеет 1 вход, 1 выход и может хранить 1024 бита информации.

Если структура 1024x4, то можно одновременно считать/записать 4 разряда. Ёмкость памяти 4096 бит.

Принцип запоминания может быть различным. Существуют статические БИС. Элемент запоминания в них – триггер. При включённом питании элемент памяти будет хранить информацию сколь угодно долго. Триггеры занимают много площади на кристалле и потребляют много энергии.

Другой принцип запоминания – динамический. Элементы памяти – конденсаторы. Они заряжаются при записи информации. Со временем ёмкость разряжается и информация из ячейки пропадает. Для исключения этого применяется регенерация. Не реже 1 раза в 2 мс на адресные входы БИС подаётся последовательность импульсов, т.е. перебираются все ячейки памяти, ёмкости ячеек подзаряжаются и они сохраняют свой заряд длительное время (2 мс). Регенерация производится с помощью схемы регенерации, что усложняет конструкцию ЭВМ.

Ёмкость БИС динамического типа гораздо больше ёмкости статического типа.

Основные характеристики ОЗУ:

1. Ёмкость.
2. Организация.
3. Время цикла записи или цикла выборки адреса.
4. Технология.
5. Потребляемая мощность.

Рассмотрим БИС статического типа K565PY2.

ША ->	A0	RAM	D0
	A1		
	...		
	A9		
ШД ->	D1		
	CS		
ШУ ->	R/W		

На выходы A0-A9 подаётся комбинация 0 и 1, соответствующая адресу выбранной ячейки. Структура 1024x1. D0 – единственный выход.

Если на входе CS (выбор микросхемы) будет высокий лог. уровень, то выход БИС будет находиться в 3 состоянии (состояние высокого входного импеданса).

Если CS=0, то после подачи адреса на выходе D0 спустя некоторое время (время цикла) появится информация из данной ячейки. При необходимости записи в данную ячейку

нужно после подачи комбинации адреса подать на вход R/W низкий логический уровень, тогда информация из входа D1 будет записана в данную ячейку.

Основа схемы – матрица запоминающих ячеек. $32 \times 32 = 1024$.

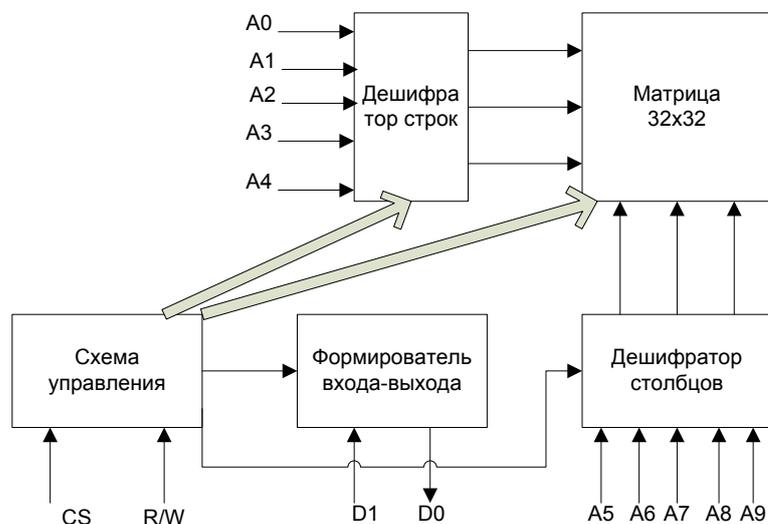


Рис. 10.2 БИС ОЗУ К565РУ2.

№ пп	Наименов. БИС	Ёмкость и организ	Т _{цв} мкс	Технология	Р _{потр.} мВт/бит		Принцип заплн.
					Хран.	Обрац.	
1	К505РУ2	1024x1	1.2	p-МОП	0.15	0.6	стат.
2	К565РУ2	1024x1	0.8	n-МОП	-	0.35	стат.
3	К541РУ2А	1024x1	0.4	И ² Л	-	0.26	стат.
4	К507РУ1	1024x1	0.7	p-МОП	-	0.075	динам.
5	К565РУ1	4096x1	0.7	n-МОП	0.008	0.175	динам.
6	К565РУ3	16384x1	0.4	n-МОП	0.005	0.04	динам.
7	ИМС71С7	8192x8	0.12/0.04	кМОП	0.0001	0.008	стат.
8	ИМС71С256	32768x8	0.12/0.04	кМОП	0.0001	0.008	стат.

В микроЭВМ в основном используются одноразрядная память, т.к. контроллерам не нужна большая память.

Постоянные запоминающие устройства (ПЗУ).

Применяются следующие виды ПЗУ:

1. Масочные. Программируемые на предприятии-изготовителе.
2. Однократно программируемые пользователем на программаторах.
3. Многократно программируемые ППЗУ (перепрограммируемые ПЗУ).

Наиболее дешёвые первые. Программируются методом литографии (по маске).

Использование таких ПЗУ целесообразно, если в них записана программа, которая не будет изменяться в процессе работы или расширения МПС.

В случае когда пользователь ещё не отладил программу к моменту изготовления МП применяют программируемые ПЗУ. В них есть плавкие перемычки. Они соединяют все ячейки ПЗУ с выходными шинами. Таким образом первоначально во всех ячейках нули. На программаторе подаётся большое напряжение на соответствующие плавкие вставки. Металл этих вставок испаряется, и в ячейках, отсоединённых от выходных шин записывается 1. Такой тип ПЗУ целесообразно применять при мелкосерийном и единичном производстве МПС.

ПЗУ с многократным перепрограммированием (ППЗУ).

Для перепрограммирования используются физические свойства твёрдого тела.

Условно можно разделить на 2 группы:

1. Перепрограммируемые электрическими импульсами. ЭСПЗУ (электрически стираемые ПЗУ). EEPROM.
2. С ультрафиолетовым стиранием.
3. Флэш БИС памяти.

1 группа. Стирание информации осуществляется подачей определённого напряжения на все ячейки памяти. В данных БИС информация сохраняется благодаря свойствам «плавающего» затвора полевого транзистора.

2 группа. Стирание информации осуществляется подачей УФ излучения через специальное кварцевое окно в корпусе БИС. УФ излучение вызывает разряд ёмкости затвора полевого транзистора в ячейке памяти, поэтому в исходном состоянии после стирания все ячейки ППЗУ содержат 1. Программируются подачей программирующего импульса 12-25 В на затворы транзисторных ячеек, куда необходимо записать 0. Информация при отключении питания сохраняется более 10000 часов. Удобно, когда программу составляет сам пользователь.

3 группа – ФЛЭШ БИС. В основном используется для внутренней памяти программ микрокоманд и для наращивания памяти МПС. По принципу программирования похожи на ЭСПЗУ, но есть возможность программирования БИС не вынимая из схемы. Достоинство: не требуются дополнительные источники программирования. Число циклов перепрограммирования от 1000 до 10^6 .

Как правило все БИС ППЗУ по всем входам и выходам совместимы с ТТЛ уровнями и имеют выходы с тремя устойчивыми состояниями. Они соединяются с шинами МПС без согласующих буферных устройств. Используется принцип выключения данной БИС, если на

её входе CS высокий логический уровень. Надо подбирать БИС с одинаковой технологией изготовления.

Наименование БИС	Организация	Потребляемая мощность, мВт/бит	T _ц , нс	Тип БИС
519PE2	64x4	0.17	200	с эл. стиранием
K558PP1	1024x2	0.15	500	с эл. стиранием
K513PФ1	1024x8	0.1	700	с УФ стиранием
K573PФ2	2048x8	0.1	700	с УФ стиранием
27C64	8192x8	0.05	120	с УФ стиранием
27C256	32768x8	0.05	120	с УФ стиранием

Системы ОЗУ и ПЗУ могут быть конструктивно совмещены. Т.е. в одном блоке памяти могут быть и ОЗУ, и ПЗУ. Как и в ППЗУ при отключении питания информация во ФЛЭШ сохраняется достаточно долго. ФЛЭШ память может программироваться на печатной плате.

ФЛЭШ память с 12 вольтовым программированием			
Наименование	Организация	Макс. время доступа, нс	Количество выводов
Am28F256A	32Kx8	200	32
Am28F512A	64Kx8	200	32
Am28F010A	128Kx8	90-200	32
Am28F020A	256Kx8	90-200	32
ФЛЭШ память с 5 вольтовым программированием			
Am29F010	128Kx8	45-120	32
Am29F100	128Kx8	70-150	44
	64Kx16		48
Am29F400	512Kx8	70-150	44
	256Kx16		48
Am29F800	1Mx8	70-150	44
	512Kx16		48
Am29F016	2Mx8	90-150	48

Все микросхемы с 5 В программированием имеют блочную архитектуру. Т.е. всё адресное пространство разделено на сектора. При этом в зависимости от наличия/отсутствия загрузочного сектора (boot block) различают однородную флэш память (БИС 29F010, 29F040, 29F080, 29F016) содержащую сектора одинакового объёма без блока загрузки. С

блоком загрузки (29F200, 29F400, 29F800) содержат сектора различного объёма. У всех микросхем с блочной архитектурой возможна не только запись и стирание, но и защита от чтения каждого сектора.

Схема для наихудшего случая, когда микросхемы не имеют третьего состояния и необходимо применять буферное устройство.

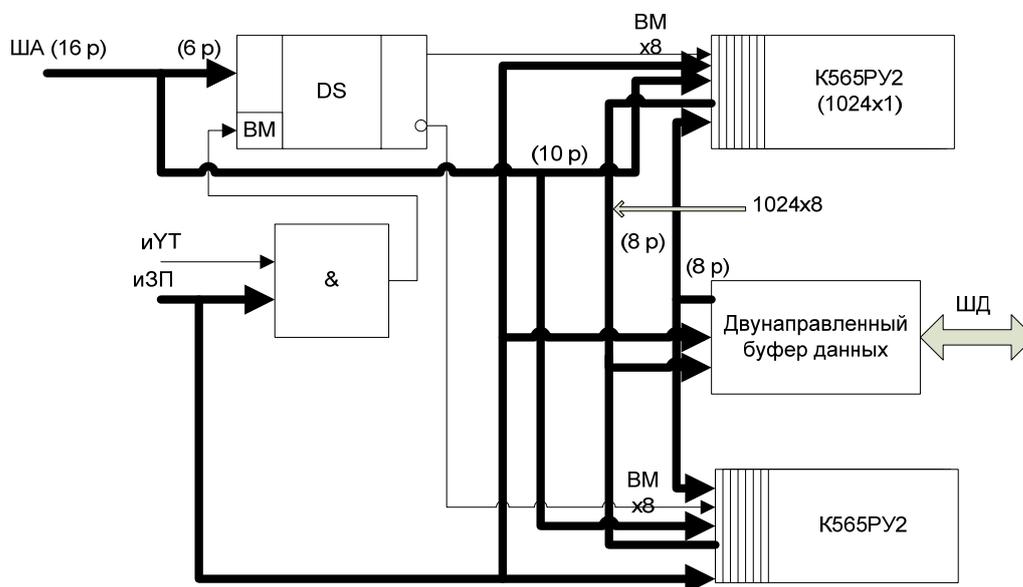


Рис. 10.3 Схема блока ОЗУ.

иЗП = инверсия ЗП.

На адресные входы подаётся 10 младших разрядов адреса выбираемой ячейки памяти. Остальные 6 разрядов (описывающие выбор микросхемы) поступают на дешифратор, выходные сигналы которого подаются на выводы ВМ (выбор микросхемы) блоков БИС. В блоке по 8 микросхем. Т.к. ШД является двудirectionalной, она подсоединяется через двудirectionalный буфер данных, который при чтении соединяет выходы БИС с шиной данных, а при записи соединяет ШД с входами БИС.

Можно каждый блок заменить одной микросхемой ПЗУ, например К573РФ1 (1024x8).

Средства связи МПС с объектами.

1. Аналогово-цифровые преобразователи (АЦП).
2. Цифро-аналоговые преобразователи (ЦАП).
3. Преобразователи уровня имеют на входе цифровой сигнал, не соответствующий уровню ТТЛ. Они преобразуют напряжение в ТТЛ цифровой сигнал и наоборот.
4. Преобразователи сигналов (преобразуют 1 или несколько параметров сигнала в другой параметр, который удобно обрабатывать в МПС).

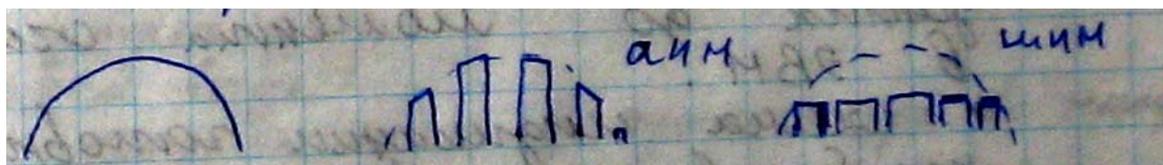


Рис. 10.4 Пример преобразования сигнала.

ШИМ – широтно-импульсная модуляция.

АИМ – амплитудно-импульсная модуляция.

Лекция №12

18.11.06 г

АЦП.

Основные параметры:

1. Диапазон входного сигнала (В). Бывает одно- и двуполярный сигнал.
2. Точность представления аналогового сигнала. Зависит в основном от разрядности АЦП, т.к. весь диапазон входного напряжения делится на коэффициент $K=2^{\text{КОЛ.РАЗР}}$.
3. Время преобразования сигнала. Это время, необходимое для внутреннего преобразования аналогового сигнала в цифровую форму. От 10 нс до 10 мкс.
4. Величина отклонения от линейной характеристики при преобразовании аналог-цифра. При сравнении на ряде компараторов некоторого входного напряжения и входного сигнала.

В классических схемах помимо самого АЦП в систему необходимо было включать:

1. Источник опорного напряжения с очень стабильным выходным напряжением, номинал которого не должен быть ниже преобразуемого напряжения.
2. Схема тактирования АЦП, которая управляет временными характеристиками преобразования.
3. Регистр для хранения преобразованных данных до момента считывания их в МП или ОЭВМ.
4. Схема индикации готовности преобразования. Если АЦП работает медленнее процессора.

В зависимости от особенностей применения используют:

- Восьмиразрядные АЦП, если не предъявляются большие требования к точности и требуется минимальная стоимость оборудования.
- 10-12разрядные АЦП, если нужна приемлимая точность преобразования при средней цене.
- 14 и более разрядные – для получения уникальных характеристик устройства по точности. Необходимо предпринимать меры для защиты от помех.

Требования при проектировании схем с АЦП:

1. Не располагать рядом аналоговые слаботочные и цифровые схемы (создают импульсную помеху, в которой присутствует почти весь спектр частот) на плате устройства. ЦАП вообще желательно экранировать.
2. Обязательно разделять аналоговую и цифровую землю, соединяя их по необходимости только в одной точке на входе печатной платы.

3. Максимально укорачивать связи от входа сигнала до входа АЦП.
4. Использовать конденсаторы развязки в цепи входа сигнала. Обычно керамические и электролитические.

! При умножении двоичных чисел количество разрядов результата равно СУММЕ количеств разрядов множителей. Чтобы превратить двоично-десятичное число в двоичное нужно делить на 2, т.е. сдвигать вправо через флаг C и запоминать, что там.

АЦП фирмы Analog Devices.

Диапазон входных напряжений 0..10.24 В или -5.12..+5.12 В.

Время преобразования 2мкс.

Потребляемая мощность 0.5 мВт от источника 5В.

Выходы шины данных DB0-DB11.

Выбор микросхемы CS.

Сигнал RD – чтение из внутреннего регистра АЦП.

Линия сигнала запуска преобразования.

Два аналоговых входа.

Входная линия переключения из однополярного сигнала в двухполярный.

ЦАП.

Конструктивно проще, чем АЦП. Основные параметры те же. Как правило БИС не имеет сигнала готовности, хотя время преобразования есть. Основная проблема при проектировании – наличие сильных импульсных помех при изменении кода на входе. Используются программные средства устранения помех и фильтры. Для согласования уровней выходного сигнала применяют масштабирующие усилители.

Преобразователи уровня и другие средства связи.

В ряде применений из-за возможности влияния сильноточных цепей на цифровые схемы ЭВС требуется осуществлять гальваническую развязку МПС и управляющих цепей (через трансформаторы или оптроны, при небольших токах). В этих случаях используют преобразователи уровня реализованные на дискретных элементах (оптроны) или на специализированных ИС. Пример: проблема соединения МПС с последовательным каналом передачи информации. Стандарт RS232 – протокол передачи информации по двух проводной линии. На большие расстояния информация передаётся по восемь бит.

Если использовать микросхему MCS51, то необходимо преобразовать уровни с -12 В до +12 В.

Применение МП и МПС.

Сложились два направления:

1. Традиционное применение. В цифровой аппаратуре и устройствах вычислительной техники.
2. Нетрадиционное. Применение в аналоговой аппаратуре, в системах управления объектами, для создания высокоэффективных систем связи.

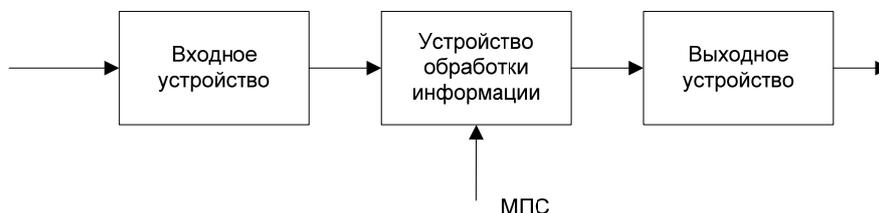


Рис. 12.1 Схема традиционного устройства с МПС.

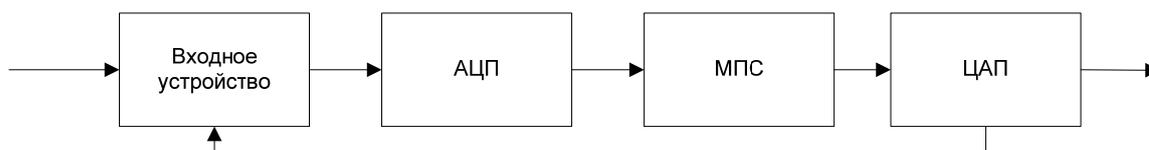


Рис. 12.2 Схема традиционного устройства с МПС.

В системе обработки информации МП берёт на себя функции управления и обработки преобразованного входного воздействия.

Критерии установки МПС. Процесс принятия решения по замене устройства с жёсткой логикой на МПС основывается на многих параметрах проектируемой системы.

Основные критерии замены:

1. Число корпусов ИС для построения прибора превышает критическое. Для измерительных приборов 30 - 100.
2. Когда заменяемый прибор является многофункциональным и требуется предусмотреть возможность наращивания функций.
3. Когда существует взаимодействие системы и большим числом входных и выходных устройств. Бортовая аппаратура.
4. Требуется осуществлять запоминание и обработка полученных данных.
5. Требуется осуществлять контроль работоспособности системы.
6. Для измерительной аппаратуры, когда надо выполнять большой объём измерений с высокой точностью.
7. Если система работает в реальном масштабе времени и соответствует быстродействию МП.

Лекция №13, 14

24.11.06 г

Применение МП в измерительных приборах.

Наиболее часто МП используются в частотомерах, вольтметрах, осциллографах.

Пример. Частотомер

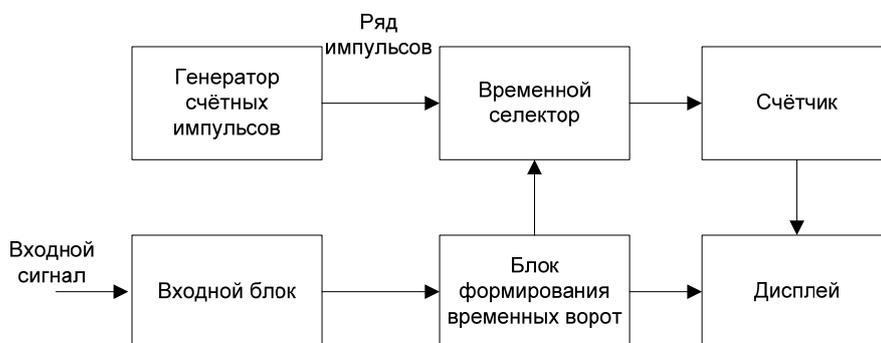


Рис.13.1 Блок схема частотомера без использования процессора.

На вход поступает измеряемый сигнал. Генератор счётных импульсов вырабатывает последовательность коротких импульсов. Блок формирования временных интервалов (ворот) в зависимости от частоты входного сигнала образует временные ворота, длительность которых соответствует периоду колебаний входного сигнала. Временные ворота подаются на временной селектор, который пропускает только те импульсы, которые попадают во временные ворота. Число счётных импульсов, попадающих на счётчик прямо пропорционально периоду входного сигнала.

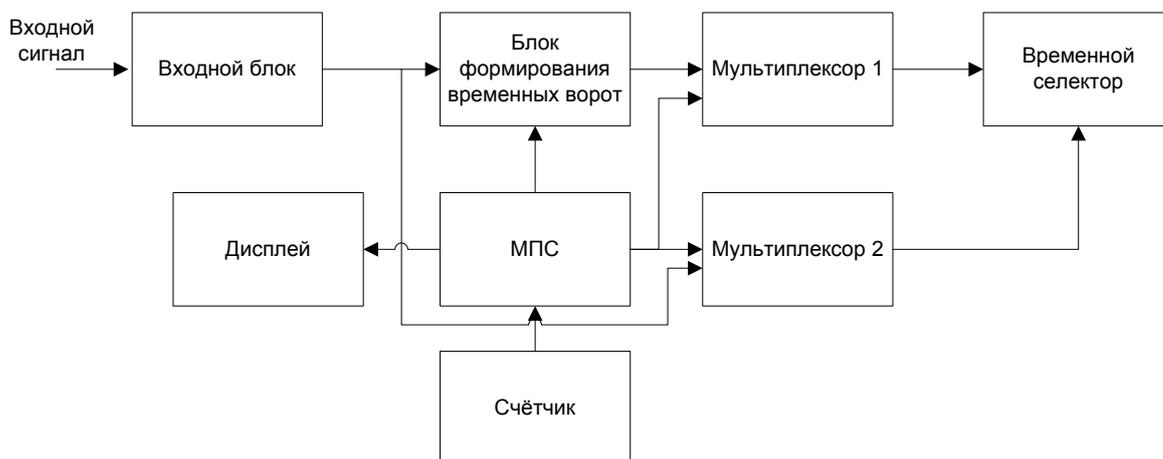


Рис. 13.2 Использование МПС в частотомере.

МПС выполняет функции: в зависимости от значения частоты входного сигнала формирует временные интервалы для блока формирования временных ворот, переключает сигнал с одного мультиплексора на другой в зависимости от поддиапазона измерений, формирует значение измеренной частоты по показаниям счётчика и отображает их на

дисплее, осуществляет ряд дополнительных действий, связанных с автоматизацией измерений.

В данном случае ЭВМ не участвует в формировании сигнала, а только управляет им. В других приборах, например цифровых вольтметрах, осциллографах, ЭВМ непосредственно включается в процесс обработки. В этом случае требуется большее быстродействие процессора, а точность зависит от АЦП и ЦАП.

Пример. Использование МПС в средствах связи – автоматическая настройка на частоту передатчика.

В приёмнике МП может обрабатывать входной сигнал, осуществлять цифровую фильтрацию, управлять синтезатором частоты для управления настройкой приёмника.

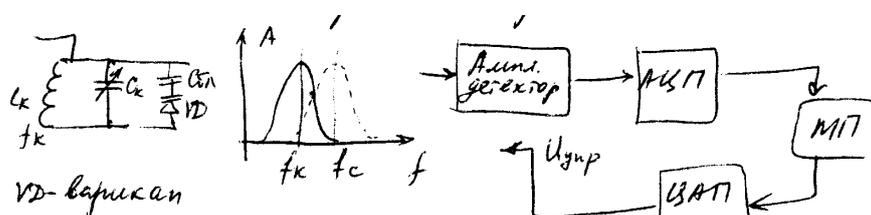


Рис. 13.3 Упрощённая схема тракта приёма.

VD2 – амплитудный детектор.

VD1 – варикап (ёмкость меняется в зависимости от приложенного напряжения), управляющий элемент.

Для одиночного резонансного контура: $\omega =$

Необходимо настроить колебательный контур на $f_{\text{сиг}}$.

С амплитудного детектора сигнал через АЦП поступает в МП, анализируется и выдаётся на варикап управляющее напряжение $U_{\text{упр}}$. Выдаётся ступенька напряжения. Напряжение на контуре равно напряжению, поступающему с передатчика.

Напряжение на контуре детектируется амплитудным детектором, переводится в АЦП в двоичный код и поступает на вход процессора. МП оценивает сигнал и выдаёт управляющее напряжение, которое поступает на варикап для изменения настройки контура. Задача МП – поиск экстремума функции $U_{\text{упр}}(f)$. Из всех известных алгоритмов поиска максимума вследствие малой разрядности МП выбираем метод нулевого порядка. Он называется методом случайного пошагового поиска экстремума с запоминанием верного шага. Т.к. напряжение на контуре является функцией расстройки Δf , то при изменении частоты меняется $U_{\text{к}}$. МП формирует приращение $U_{\text{упр}}$ (оно может быть положительным и отрицательным) и происходит сравнение $U_{\text{к}}(f) + \Delta U_{\text{к}}$ и $U_{\text{к}}(f)$. Если $U_{\text{к}}(f) + \Delta U_{\text{к}} > U_{\text{к}}(f)$, то делается шаг в ту же сторону, иначе в противоположную. Одноэкстремальный вид функции настройки позволяет осуществлять

операцию автоматического поиска частоты сигнала. АЦП и ЦАП подсоединяются к МП через порты ввода/вывода.

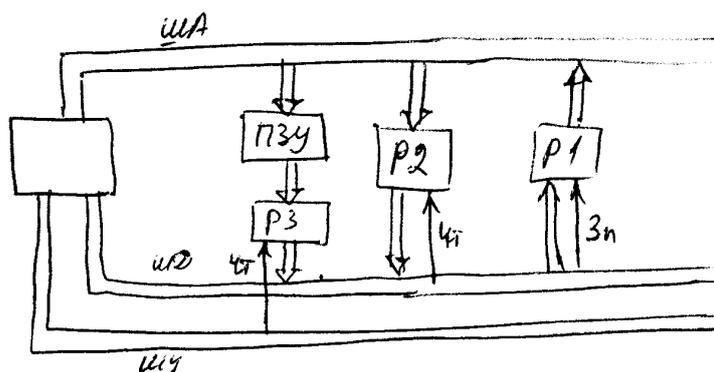


Рис. 13.3

Регистры P1, P2 управляются сигналами записи и считывания из памяти. Это позволяет использовать для ввода/вывода команды МП работы с ячейками памяти. P3 используется для вывода команд из ПЗУ, в котором записана программа работы. Регистры пропускают сигнал при подаче на них части адресных линий шины адреса. Таким образом адрес P1=C000, B2=BFFF. При A15=0 включается P3 и МП считывает очередную команду. Чтобы упростить программу сделаем некоторые допущения: АЦП и ЦАП имеют более высокое быстродействие чем МП, поэтому нет необходимости опрашивать готовность их к работе.

При регулировании необходимо организовать программную задержку на время установления переходных процессов в контуре после подачи управляющего напряжения. Для исключения влияния шума на процесс регулирования нужно установить нижний предел изменения U_K .

Теперь нужно распределить ресурсы. В регистре В будем хранить значение $U_{упр}$, в С – значение предыдущего шага , а в А – последующего шага , в регистр D в процессе работы программы будем помещать n, т.е. параметр программной задержки.

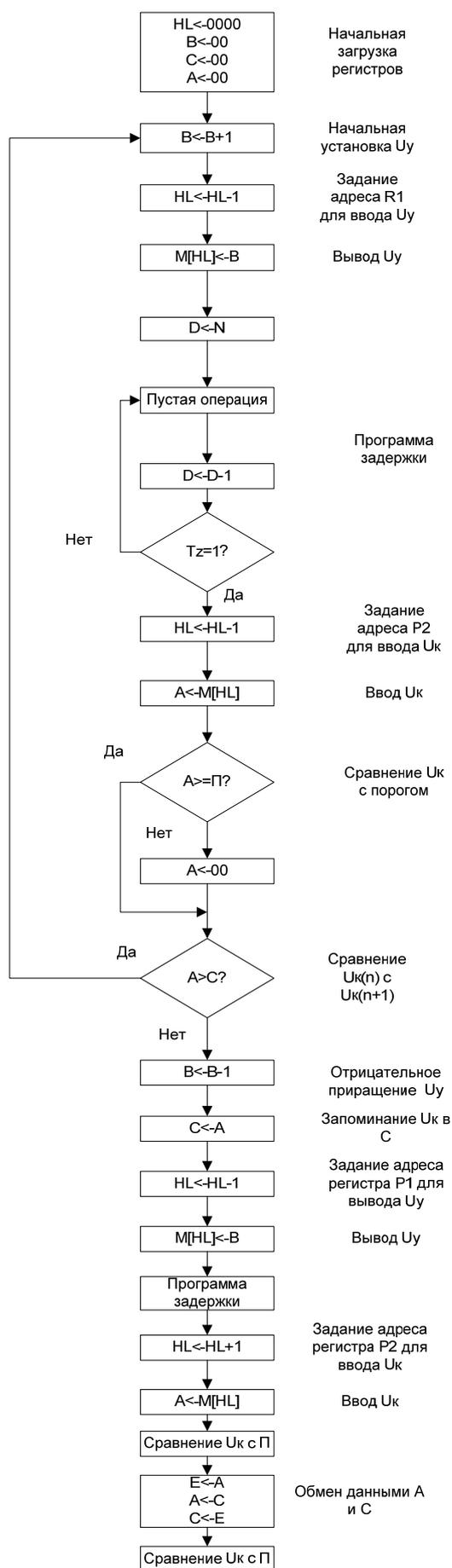


Рис. 13.4 Блок схема программы для приёмника.

Микроконтроллеры Motorola.

Основой является микропроцессор (без периферии это микроконтроллер) HC68000. Отличия в наборе периферийных функций. Значит, что применение любого МК этого семейства позволяет пользователю использовать единый подход к проектированию систем на МК HC05, HC08, HC11. Эти три семейства отличаются производительностью и немного начинкой.

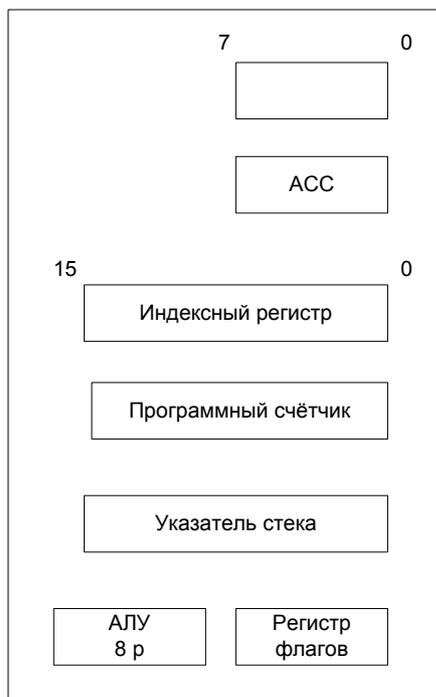


Рис. 13.5 Блок схема HC05.

C – признак переноса, Z – признак нулевого результата, N – признак знака, I – признак разрешения прерывания, H – признак переноса между тетрадами (используется при операциях с двоично-десятичными числами), V – признак переполнения по 6 разряду (седьмого бита, в этом числе есть знак).

В состав периферийных устройств этого семейства входят:

- ПЗУ всех типов.
- ОЗУ.
- Таймеры.
- АЦП.
- ШИМ (широотно-импульсный модулятор).
- Контроллеры ЖКИ (жидкокристаллических индикаторов).
- Последовательные интерфейсы (асинхронный и синхронный) и др.

Пример построения конкретного микроконтроллера. Контроллер MC68HC805K3.

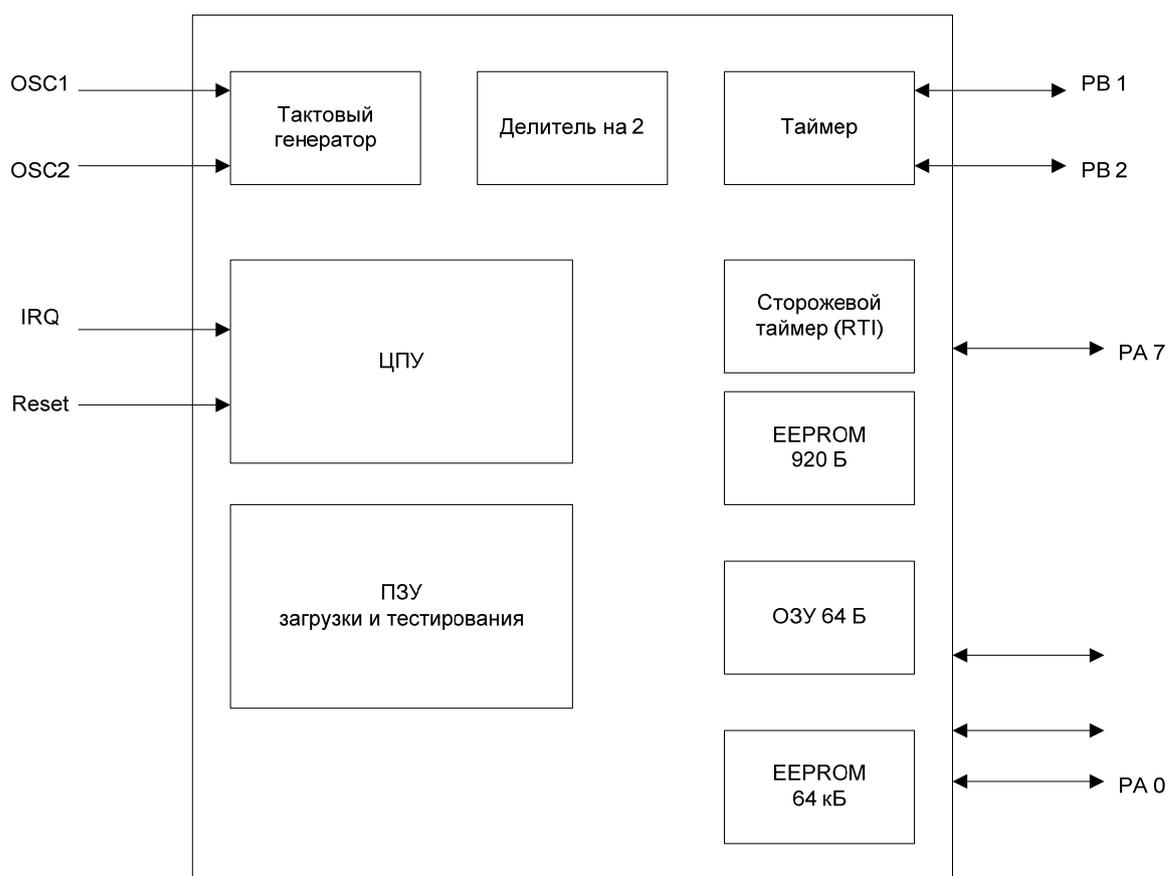


Рис. 13.6 Контроллер MC68HC805K3.

Расшифровка маркировки.

МС - серийное производство. Если ХС – опытное производство.

Второе – разработка принадлежит фирме Motorola. Произведено по CMOS технологии.

Третье – вид памяти. Если цифра отсутствует – масочное ПЗУ или без ПЗУ (ПЗУ поставляется отдельно). Если 7 – ПЗУ с УФ стиранием или однократно программируемое. 8 – ПЗУ с электрическим стиранием (EEPROM).

Четвёртое – тип микроконтроллера. 05С9, 05В6 и др.

Пятое – диапазон рабочих температур. Отсутствие буквы (К в нашем случае) от 0 до 70⁰, С – от -40 до +85⁰, V – от -40 до 105⁰, М – от -40 до 125⁰.

Шестое – тип корпуса. Цифровое, одно- или двухбуквенное обозначение.

Что входит:

- ЦПУ HC05 с умножением 8x8.
- Питание 1.8 В.
- Запись EEPROM – от 3 В.
- Два блока памяти – 920 Б и 16 кБ.
- Прерывание в реальном времени.

- Прерывание от клавиатуры.
- Нагрузочная способность до 8 мА по 4 линиям.
- Есть режимы пониженного энергопотребления – STOP и WHITE.
- Потребление 40 мВт в режиме ожидания (WHITE), 1 мВт в режиме STOP.

Контроллер MC68HC705P6A.

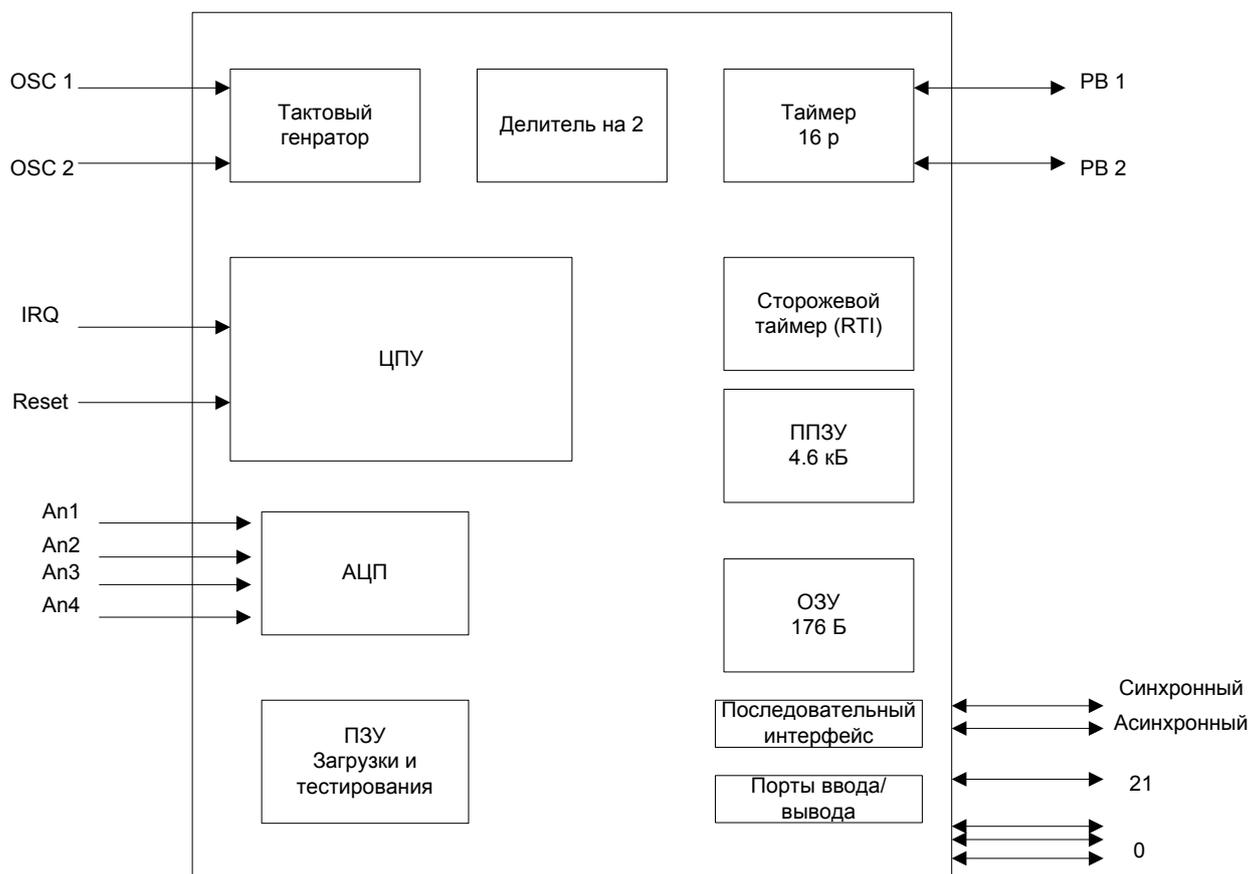


Рис. 13.7 Контроллер MC68HC705P6A.

Используется в устройствах контроля температуры, электронных весах, локальных узлах управления, устройствах сигнализации, средствах связи, ПДУ.

ЦПУ HC05 с умножением 8x8.

АЦП имеет 4 восьмиразрядных канала.

Синхронный и асинхронный последовательный порты.

ППЗУ 4.6 кБ.

176 Б ОЗУ.

21 линия ввода/вывода.

Прерывания по 8 линиям.

2 выхода с током по 15 мА.

Режимы пониженного потребления STOP и WHITE.

Предусмотрено сохранение данных в ОЗУ при выключении.

65 команд (как у всех в серии).

Семейство HC08.

Производительность в 5-10 раз выше, чем у HC05. По системе команд совместимы с 05, но поддерживают дополнительные команды и способы адресации. Также новые функции – прямой доступ к памяти, технология нечёткой логики, элементы цифровой обработки сигналов (АЦП, ЦАП).

Разработана по модульному принципу – каждое устройство стало отдельным блоком.

В HC08 два аккумулятора могут объединяться в один шестнадцатиразрядный.

Максимальная частота HC05 – 6 МГц (также 2 МГц, 4 МГц).

Максимальная частота HC08 – 8 МГц.

Присутствует шестнадцатиразрядный индексный регистр, программные счётчики, указатель стека.

Используется 8 видов адресации, включая операции с индексным регистром и стеком. Также удобны операции пересылки память-память.

Есть ПДП с точками останова.

Выполняются быстрые операции умножения/деления.

64 кБ адресуемой памяти с возможностью расширения (за счёт страничной адресации).

Также есть режимы пониженного питания STOP и WHITE.

Лекция №15**01.12.06 г**

Рассмотрим модули:

1. Модуль прямого доступа в память. Обеспечивает скоростной обмен с памятью и внешними устройствами и может обслуживать последовательный интерфейс, или обеспечивать передачу блоков данных до 256 кБ.
2. Модуль таймера TIM08. Для решения задач, связанных с обработкой временных интервалов. Может иметь 2, 4, 6 независимых каналов, каждый из которых обслуживается шестнадцатитбитным счётчиком с программируемым предделителем. Таймер снабжён регистрами входной фиксации, выходного сравнения, ШИМ.
3. Модуль последовательного обмена. Представлены двумя интерфейсами: универсальным асинхронным SCI08 и универсальным синхронным SPI08. Используются в системах управления автомобиля.
4. Модуль системной интеграции SIM08. Основные функции: формирование внутренней тактовой частоты процессора и встроенных подсистем, обеспечение пониженного энергопотребления и программное управление частотой, управление прерываниями и сбросом. Сигнал сброса при обнаружении неправильных кодов команд и адресов обеспечивается сторожевым таймером. Тут же производится обработка и арбитраж (определение последовательности обслуживания устройств) программных и аппаратных прерываний.
5. Модуль встроенной памяти может состоять из масочного или ППЗУ, ЭСППЗУ (EEPROM), ФЛЭШ ППЗУ, блоков ОЗУ.
6. Модуль управления ЖКИ (жидкокристаллическими индикаторами) LCD08. Позволяет подключить до 1280 сегментов (32 группы по 40 сегментов). Содержит внутреннее буферное ОЗУ на 160 Б. В нём есть формирователь напряжения для драйверов и регулировка контрастности ЖКИ.
7. Модуль АЦП ADC08. 10 разрядный 8 канальный.
8. Контроллер ШИМ PWM08. 12 разрядный 6 канальный контроллер.
9. Таймер периодических прерываний PIT08.
10. Модуль расширения адресации внешней памяти ADX08. Расширение адресации внешней памяти до 16 МБ.

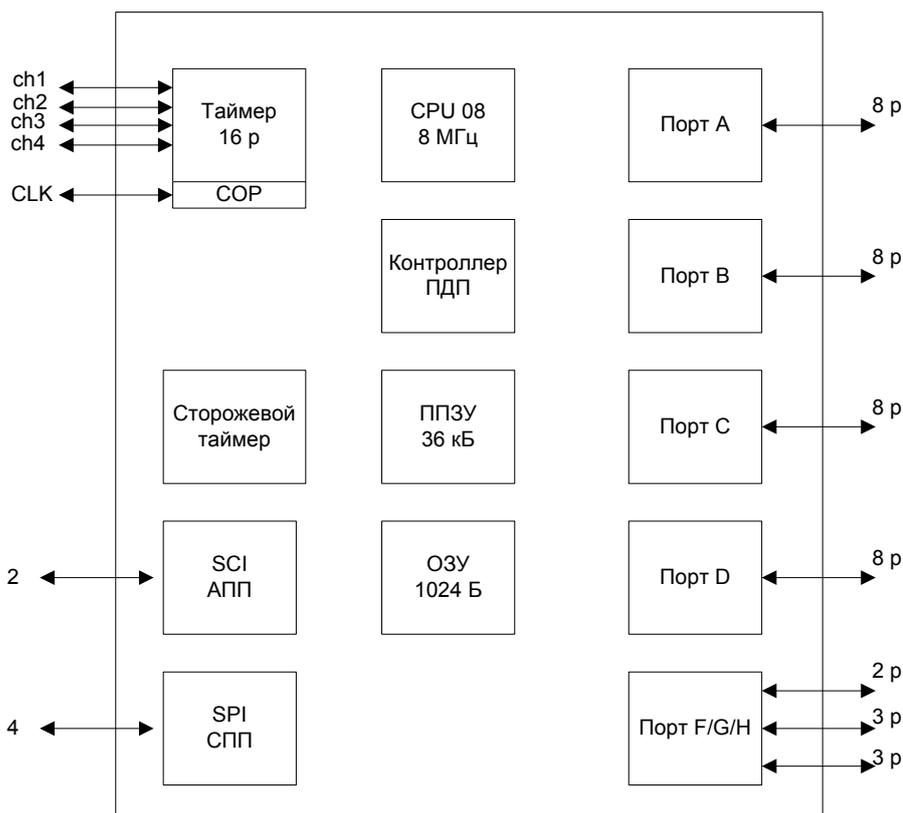


Рис. 15.1 Структура кристалла МК MC68HC708XL36.

Все порты двунаправленные. Последовательные интерфейсы двух и четырёхпроводные.

СОР – блок обслуживания. Сторожевой таймер – РТІ.

Также имеет систему обнаружения пониженного напряжения, неправильного кода и адресов.

Семейство HC11.

В отличие от заказных семейств содержит около сорока универсальных контроллеров, рассчитанных как на массовое производство, так и на мелко- и среднесерийное производство.

Все МК содержат одинакое восьмиразрядное ЦПУ второго поколения MC6809, которое отличается от предыдущих повышенной производительностью, эффективной системой команд (до 108) и методами адресации.

Периферийные устройства: таймеры, АЦП, ШИМ, ЦАП, последовательные интерфейсы, встроенные сопроцессоры (например для многоканального таймера).



Рис. 15.2 Семейство МК HC11.

Два аккумулятора А и В могут объединяться.

PC – программный счётчик, SP – указатель стека.

Не показаны 5 служебных регистров. В регистр флагов добавлен флаг X – запрещение прерывания на одном из входов.

Выполняется в 52 выводном корпусе с планарными выводами и 48 DIP корпусе.

ЦПУ может выполнять операции умножения 8x8 и деления 16x16.

Внутренняя тактовая частота – 4 МГц.

108 команд. Они разбиты на группы:

1. Команды пересылки данных через аккумулятор.
2. Команды пересылки для стека и индексных регистров.
3. Команды переходов и работы с подпрограммами.
4. Команды арифметические/логические.
5. Команды работы с отдельными битами.

6. Специальные команды.

Встроенная память содержит все типы памяти, которые доступны для HC05 и HC08. Есть версии МК с немультимплексированными шинами данных и адреса и с расширением адресного пространства до 1 МБ.

Может функционировать в 1 из 3 режимов. Режимы задаются на специальных входах при сбросе.

1. Однокристалльный режим. Программа находится в ППЗУ. Порты доступны для ввода и вывода.
2. Расширенный режим. Возможно подключение внешней памяти программ или данных.
3. Режим загрузки. Управление после сброса передаётся в масочное ПЗУ, в котором находится программа загрузки кода с ПЭВМ по последовательному каналу в любую часть памяти ППЗУ или ЕСПЗУ.

Удобство этого семейства: можно переназначать начало ОЗУ, ППЗУ и регистров в любую область памяти кратностью 4 кБ.

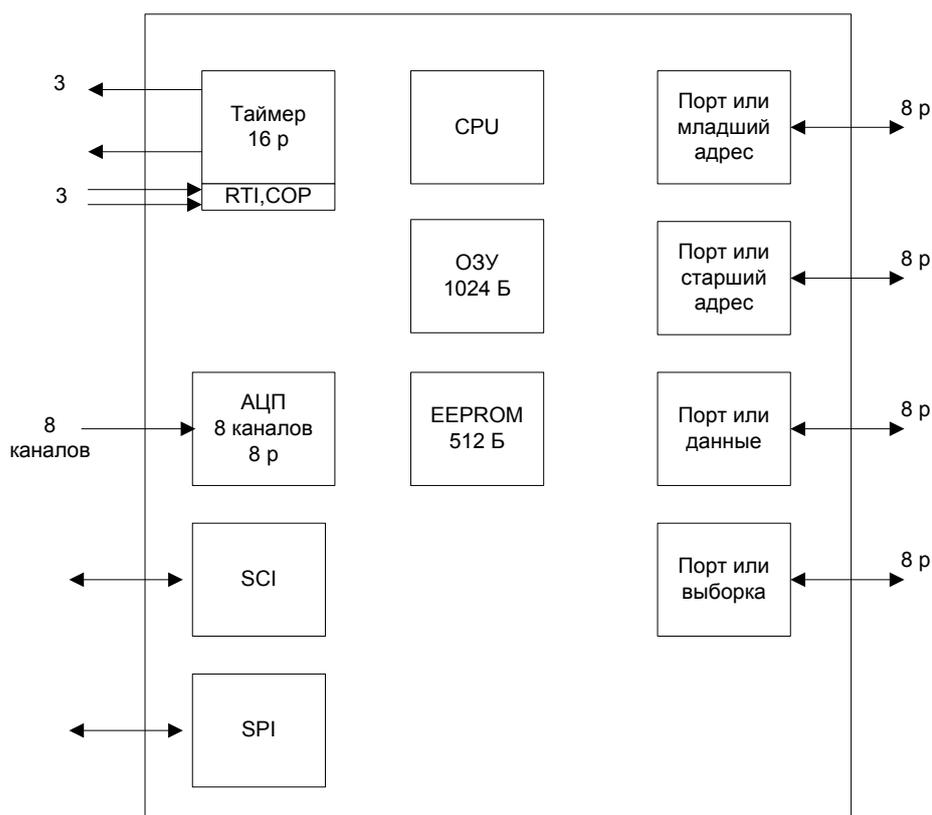


Рис. 15.3 МК MC 68HC11F1.

Это контроллер предназначен для работы в средствах связи, управления технологическим процессами.

У него нет встроенного ППЗУ (есть небольшое EEPROM).

Немультимплексированные шины адреса и данных.

Частота 4 МГц.

Есть 4 программируемых выборки для внешней памяти/устройств.

16-разрядный таймер имеет 3, 4 канала входной фиксации и 4, 5 выходных сигналов со сравнением.

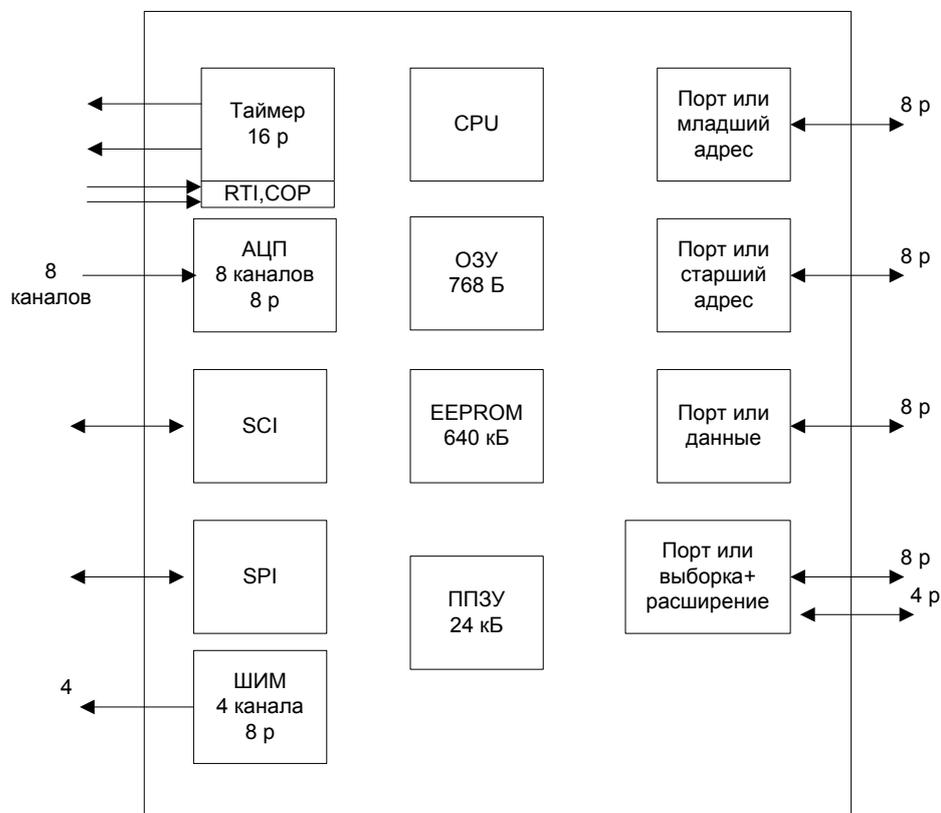


Рис. 15.4 МК МС 68НС11К4.

Шины адреса и данных также не мультиплексированы.

Внешняя память адресуется до 1 МБ.

Лекция №16,17

08.12.06 г

16 и 32 разрядные микроконтроллеры Motorola.

Это 68HC16, 68300.

Реализуются из набора стандартных функциональных модулей, который содержит 16- и 32-разрядные процессоры (CPU16, CPU32). А также модули внутренней памяти, модули системной интеграции (SIM, SCIM), модуль последовательного интерфейса (), таймерный процессор (TPU, нужен для управления несколькими таймерами) или отдельный таймерный модуль (GPT), АЦП (ADC) и др.

Размещённые на кристалле модули соединяются стандартной межмодульной шиной. МК семейства 68HC16, содержащие 16-разрядный процессор, который является модернизацией 8-разрядного процессора.

МК семейства 68300 содержат процессор CPU32.

Коммуникационные контроллеры. Входят в состав семейства 68300 и предназначены для использования в системах связи. Содержат модуль коммуникационного RISC процессора и имеют расширенный состав модулей обмена данными.

Реализуемая в МК 68HC16 увеличение адресуемой памяти до 1 МБ и повышение тактовой частоты до 16 МГц. Обработка 16 и 32-разрядных чисел. Введение команды умножение-накопление дробных чисел (MAC). Всё это позволило увеличить производительность до 1 MIPS на 1 МГц.

По архитектуре совместимы с HC08 и HC11, поэтому используются при модернизации МПС, реализованных на базе семейств HC05, HC08, HC11.

МК используется в качестве центральных блоков управления в системах, которые содержат процессоры HC05, HC08, HC11, которые обслуживают отдельные объекты.

МК 68HC16 используются в системах управления автомобильным оборудованием, телекоммуникационной аппаратурой, бытовой электроникой, офисной техникой (факсы, модемы, копиры), в медицинском оборудовании, в робототехнике.

Модель	ПЗУ	ОЗУ	ЭСППЗУ	Таймер	Вх/Вых	Посл. Порт	АЦП	МСИ
MC68HC16Z2	8 К	2 К	-	GPT	48	QSM	10p 8к	SIM
MC68HC16Y1	48 К	1 К	-	TPU+GPT	95	SPI+2SCI	10p 8к	SCIM
MC68HC916Y1	-	4 К	48 К	TPU+GPT	95	SPI+2SCI	10p 8к	SCIM

Семейство 68300. Номенклатура и область применения.

Используются принципы, заложенные в семействе 68000. Применяется 32-разрядный процессор CPU32. Имеет расширенный набор команд и расширение адресуемой памяти до 16 МБ.

Применяется в сложнофункциональных и высокопроизводительных системах. Весь набор программного обеспечения, разработанный для 68000 применяется для этого семейства. Это ассемблеры, компиляторы, отладчики, операционные системы, прикладные программы.

Напряжение питания 5 В.

Максимальная тактовая частота 20 МГц (4, 6, 8, 16 МГц).

Потребляемая мощность в рабочем режиме не более 600 мВт. В режиме останова 500 мкВт.

Предусмотрено подключение к памяти пониженного резервного питания, что позволяет сохранить её содержимое в режиме хранения.

Все модели содержат сторожевое устройство WPT, таймер для периодических прерываний PIT, также реализуется режим отладки.

Самая простая модель – MC68331. Не имеет внутренней памяти и модуля АЦП. Применяется в системах регулирования и в контрольно-измерительной аппаратуре.

МК MC68332 является базовой моделью, на основе которой реализованы последующие. Применяется в робототехнике, автомобильной электронике, устройствами управления электродвигателями и системах промышленной автоматики. Остальные модели используются во встраиваемых системах управления.

Модель	ОЗУ тайм.	ОЗУ	ЭСППЗУ	Таймер	Вх/Вых	Посл. Порт	АЦП	МСИ
MC68331	-	-	-	GPT	43	QSM	-	SIM
MC68333	3.5 К	0.5 К	64 К	TPU	96	QSM	10p 8к	SCIM
MC68335	2 К	8 К	-	TPU	47	QSM	-	SCIM

В состав семейства 68300 входит ряд моделей, собранных на типовых модулях, которые позволяют использовать их для специфических областей применения. Такие модели называются интегрированными. К ним относятся: MC68306, MC68307, MC68328, MC68330, MC68340, MC68341, MC68349.

Специализированные МК: MC68322 (формирование изображения), MC68356, MC68360 (коммуникационные).

Большинство интегрированных МП содержат 2 16-разрядных таймера (счётчика), которые могут переключаться тактовыми импульсами и внешними сигналами.

Для последовательного обмена в них применяются сдвоенные (DUART) или одиночные (UART) асинхронные приёмопередатчики.

МК MC68356 содержит в качестве доп. модуля 24-разрядный цифровой процессор сигналов (DSP) с памятью ёмкостью 10Кх24 Б. Используется для обслуживания широкоформатных ЖК дисплеев высокого разрешения.

Коммуникационные контроллеры MC68302, MC68356, MC68360.

Предназначены для использования в системах обмена информацией. Их особенности связаны с наличием/отсутствием коммуникационного процессора, который обеспечивает возможность подключения к линиям связи с различными протоколами обмена.

В состав этого СРМ процессора входят RISC контроллер, двухпортовое ОЗУ и большой набор периферийных устройств (4 связанных последовательных контроллера, 2 управляющих последовательных контроллера, периферийный последовательный интерфейс SPI, блок последовательного обмена с временным разделением данных, 3 параллельных порта, которые обеспечивают различные протоколы квитированного и неквитированного обмена, 4 16-разрядных таймера, которые могут конфигурироваться как 2 32-разрядных, 2-канальный блок независимого прямого доступа к памяти, можно реализовать 16 16-разрядных таймеров и 14 каналов последовательного прямого доступа к памяти).

Восьмиразрядные КМОП ФЛЭШ микроконтроллеры семейства AT89.

Это 8-разрядные ЦПУ, оптимизированные для функции управления. Расширены возможности побитовой обработки. Встроенная ФЛЭШ память программ, встроенная ОЗУ данных, двунаправленные индивидуально адресуемые линии ввода/вывода, встроенные 16-разрядные таймеры-счётчики событий, полный дуплексный UART, несколько источников прерываний с несколькими уровнями приоритета, встроенный тактовый генератор, встроенная ЭСППЗУ, интерфейс последовательной шины SPI, сторожевой таймер, пассивный и стоповый режимы IDLE и POWERDOWN, возможности расширения внешнего ОЗУ и ПЗУ до 64 КБ (16 разрядная ША), режим внутрисхемной эмуляции.

ФЛЭШ ПЗУ от 1 КБ до 8 КБ.

ОЗУ от 64 Б до 256 Б и т.д.

Содержимое ФЛЭШ памяти может быть защищено от несанкционированной записи/считывания.

У ряда МК этого семейства есть возможность очистки ФЛЭШ памяти за 1 операцию. В активном режиме МК на частоте 12 МГц потребляют около 25 мА. В пассивном режиме энергопотребление снижается до 15% от активного. В стоповом – менее 100мкА.

Выполняются в различных вариантах эксплуатации: промышленные (-40° до 85° С), коммерческие (0° до 70° С), автомобильные IT89C51/52 (-40° до 125° С), военные (-55° до 125° С).

МК AT90S – восьмиразрядные высокопроизводительные RISC контроллеры. Особенности: производительность почти 1 MIPS/MHz, усовершенствованная RISC архитектура, отдельные шины памяти команд и данных, 32 регистра РОН, ФЛЭШ ПЗУ программ с возможностью перепрограммирования и загрузки через SPI последовательный канал выдерживает до 1000 циклов перезаписи, ЭСППЗУ данных с возможностью внутрисистемной загрузки через SPI порт выдерживает до 10000 циклов перезаписи, есть блокировка режима программирования, встроенный аналоговый компаратор и сторожевой таймер, полностью статические, работают на частотах от 0 до 20 МГц.

Диапазон напряжений от 2.7 до 6 В.

Режимы энергосбережения.

Разделённые шины для памяти программ (команд) и данных (гарвардская архитектура).

Конвейер двухкомандный. Т.е. в одном цикле одна команда выполняется, а другая выбирается.

Все 32 регистра напрямую связаны с АЛУ. Обращение к ним по 4х битной линии.

6 регистров могут использоваться как 3 16-разрядных указателя данных.

МК этого семейства поставляются в очищенном состоянии. Содержимое ФЛЭШ памяти программ и ЭСППЗУ данных представляет собой одни 1.

Бывают программируемые контроллеры с динамической организацией (производства DALA Semiconductor) – SOFT MICRA.

Система сбора аналоговой информации.

Постановка задачи.

Пусть по 8 каналам передаётся информация с амплитудой не более 1 В, положительной полярности. Необходимо осуществлять выборку каждого канала не реже 1 раза в 20 мс. Точность представления сигнала не хуже ± 10 мВ. Опрос каналов осуществлять в течении 10 с. Затем сделать обработку накопленной информации. Требуется спроектировать аппаратную часть системы с выбором основных её элементов, составить программу опроса каналов и накопления информации в ОЗУ системы.

Этап 1. Составление структурной схемы системы.

Для экономии средств и времени выберем в качестве ведущего модуля из семейства MCS-51 КР1830ВЕ751 (аналог I87C51).

разрядов образуются сигналами, выставляемыми на выводах P2.0, P2.4 порта P2, которые держатся весь цикл обращения к ОЗУ. Память программ используется внутренняя, т.к. в этой ОЭВМ есть 4 кБ УФППЗУ. Для того, чтобы не включать в схему дешифратора адреса для выбора либо БИС ОЗУ, либо БИС АЦП используется сигнал P2.5 порта P2. При установке его в 0 включается внешнее ОЗУ с диапазоном адресов от 0000 до 1FFF. При установке его в 1 выбирается БИС АЦП, т.е. это любой адрес внешней памяти, начинающийся с 2000.

Лекция №18

15.12.06 г

2 этап. Математическое описание алгоритма.

Опрос.

Обработка цифровой информации.

Временные интервалы очистки с помощью внутренних таймеров. Длительность импульса внутренней синхронизации составляет 1 мкс.

Т.к. регистр таймера 16-разрядный, то максимальное накопленное время 65535 мкс. В течении интервала 10 с таких событий должно быть $10000/65=154$.

Для регистрации такого числа событий можно использовать накопление их в регистре и выдаче сигнала об окончании процесса путём установки определённого флага.

3 этап. Укрупнённая схема алгоритма.

4 этап. Распределение ресурсов.

Желательно все переменные распределить во внутренней памяти, а ещё лучше в текущих регистрах.

R0 – текущий номер опроса канала.

A – текущий байт, считанный с АЦП.

R2 – накапливающий регистр для таймера.

R3, R4 – адреса внешней ячейки памяти для записи текущего байта.

R5 – счётчик числа опрошенных каналов.

Регистрацию времени по таймеру проще всего вести по программе прерывания по таймеру. У каждой ОЭВМ разные флаги. Флаги ЕТ10 – флаг таймера. При переполнении таймера во флаг записывается 0 и происходит переход на адрес внутренней памяти программ, где должна находиться подпрограмма обработки по прерыванию.

Программа прерывания:

1. Запретить прерывание на время выполнения данной программы.
2. Остановить таймер. Флаг таймера установить в 0.
3. Прибавить к накапливающему регистру 1, т.к. очередной цикл прошёл.
4. Проверить превысило ли это значение в регистре число 154.
5. Если прошло 10 с, установить флаг в 1, иначе оставить 0.
6. Загрузить в регистры таймера числа для очередного цикла опроса.
7. Запустить таймер и разрешить прерывание.

5 этап. Составление подробной структурной схемы алгоритма.

6 этап. Составление программы.

Об интерфейсах.

3 вида работы с внешними устройствами:

1. Программный обмен.
2. Обмен по прерыванию.
3. Обмен прямого доступа к памяти.

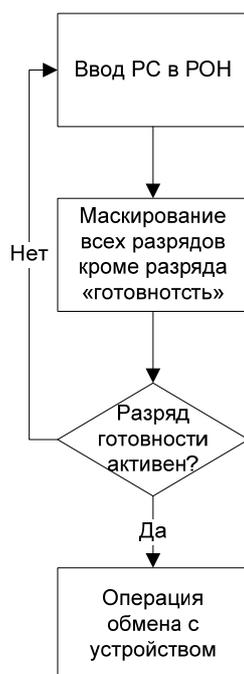


Рис. 18.1 Программный обмен. Блок-схема.

МП адрес внешнего устройства ДВАЖДЫ выставляет его адрес на шину данных.

Интерфейс – устройство, позволяющее данному контроллеру общаться с внешними устройствами. Это может быть интерфейсная микросхема или процессор.

В МРК 580 входят БИС параллельного периферийного адаптера КР580МК55 и БИС синхронно-асинхронного приёмо-передатчика.

УСАП К580ИК51.

Используется для согласования МПС с каналом, в котором данные передаются последовательно бит за битом по одной линии.

БИС является программируемой, т.е. режим работы задаётся во время выполнения программы.

МП подаёт на УСАПП специальное командное слово, которое определяет параметры УСАПП, пока не будет передано следующее командное слово.

БИС УСАПП используется в двух режимах: синхронном и асинхронном. Они оба требуют дополнительной служебной информации, которая добавляется к данным для правильного детектирования символа на конце линии. Различия в том, что при асинхронной

передаче служебная информация прибавляется к каждому символу, а при синхронной передаче – группе символов.

Синхронный формат более эффективен, но требует более сложного декодирования и используется в высокоскоростных линиях передач. Асинхронный – в низкоскоростных.

В асинхронном режиме передаётся перед началом символа стартовый импульс, затем передаётся символ, затем передаётся один или несколько стоповых импульсов и т.д.

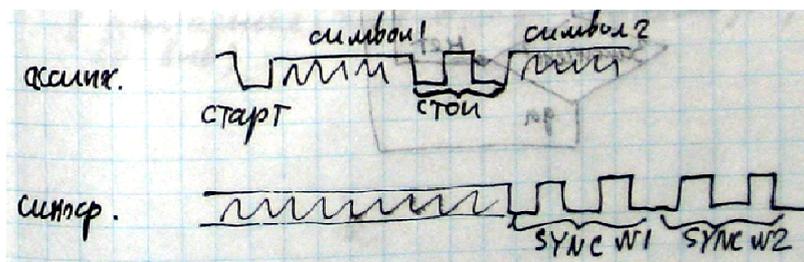


Рис. 18.2

При передаче символов разной длины процессор подаёт перед следующим импульсом командное слово, которое перепрограммирует приёмник на приём символа другой длины.

При синхронной передаче после данных передаётся набор синхронизирующих импульсов. Для расшифровки нужна дополнительная информация.

Стоповых импульсов подаётся несколько, чтобы отделить приёмник от передатчика. Стартовый импульс синхронизирует приёмник и передатчик.

При высокоскоростной передаче (прямой доступ к памяти) можно изменять скорость передачи. 1:1, 1:16, 1:64.

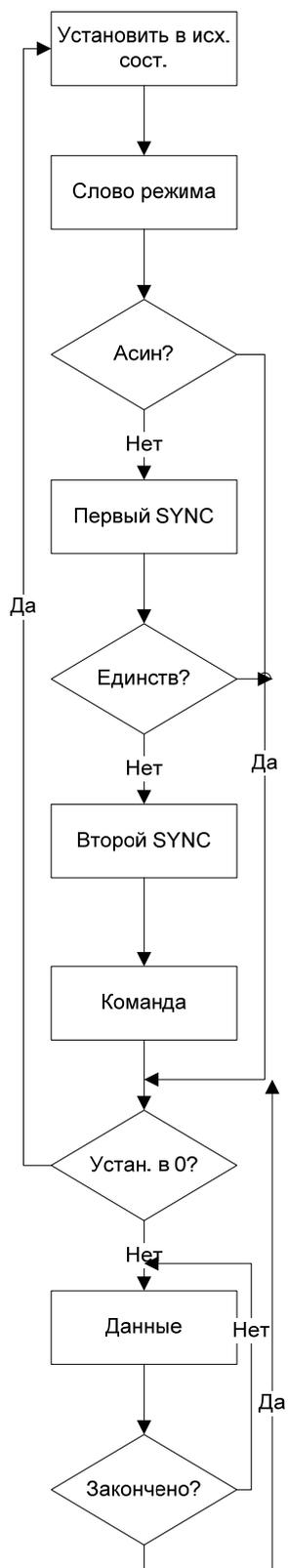


Рис. 18.3 Укрупнённая блок-схема алгоритма работы УСАПП.

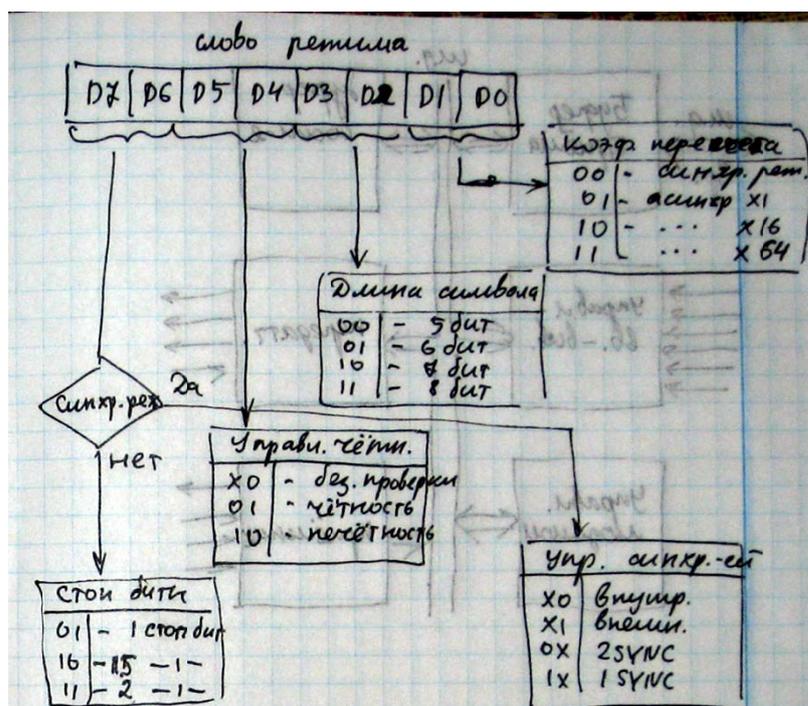


Рис. 18.4 Схема управления УСАПП.

На схеме описано управляющее слово. Перед началом передачи нужно установить исходное состояние. Количество стоповых бит зависит от различия частот приёмника и передатчика.

После подачи слова режима микропроцессором необходимо ввести слово команды, которая управляет работой УСАПП в рамках режима, который задан инструкцией режима. После этого передаются или принимаются данные.

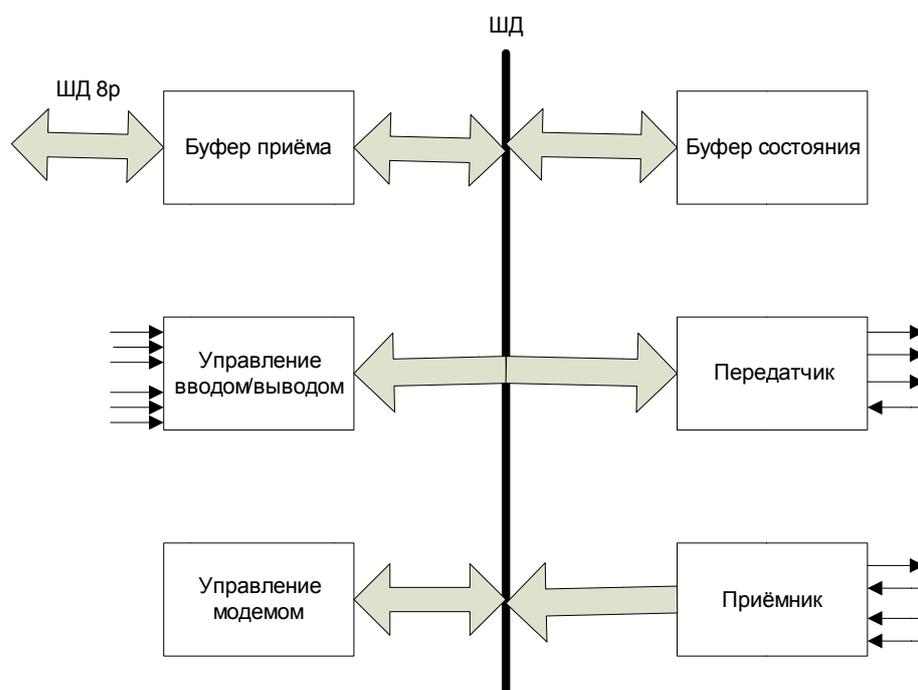


Рис. 18.5 Структурная схема УСАПП.

Буфер ввода/вывода состоит из буфера состояния передачи и приёма данных.